

半導体事業譲渡に伴うお知らせ

パナソニック株式会社の半導体事業は、2020年9月1日にNuvoton Technology Corporation（以下、Nuvoton）へ譲渡され、パナソニック セミコンダクターソリューションズ株式会社は、ヌヴォトン テクノロジージャパン株式会社（以下、NTCJ）としてNuvotonグループの会社となりました。

これに伴い、2020年9月1日以降、半導体商品はNTCJ製となりますが、引き続き、パナソニック株式会社を通じた販売を継続いたします。

本ドキュメントにつきましては、製造元であるNTCJが発行しています。

本文中にパナソニック/パナソニック セミコンダクターソリューションズの記述がございましたら、NTCJに読み替えてご使用ください。

※ “本書に記載の技術情報および半導体のご使用にあたってのお願いと注意事項”を除く

ヌヴォトン テクノロジージャパン株式会社

1.1 製品一覧

本LSI説明書は、MN101LR05D/04D/03D/02Dについて説明します。
仕様の詳細に関しては主にMN101LR05Dについて記載します。
品種の仕様差異は【1.3 各品種の仕様比較】および【1.4.1 端子接続図】を参照してください。
また、各品種はROM名によってリセット解除時 V_{DD18} 電圧、リセット解除時発振安定待ち時間、ROM容量が異なります。ROM名による仕様差異を表1.1.1に示します。

表 1.1.1 製品一覧

品種名	ROM名 *	リセット解除時 V_{DD18} 電圧	リセット解除時 発振安定待ち時間	ROM(ReRAM)容量 (プログラム領域/データ領域)
MN101LR05D MN101LR04D MN101LR03D MN101LR02D	XW	1.1 V	$2^{11}/(f_{SRC}/2)$	62 KB / 2 KB
	XX			59 KB / 4 KB
	XY			53 KB / 8 KB
	XZ			41 KB / 16 KB
	XA	1.8 V	$2^8/(f_{SRC}/2)$	62 KB / 2 KB
	XB			59 KB / 4 KB
	XC			53 KB / 8 KB
	XD			41 KB / 16 KB

* XA/XB/XC/XD/XW/XX/XY/XZはReRAMブランク品です。



デバッガやプログラムをご使用になる場合はROM容量の識別のため『品番』あるいは『マイコン品種』に"品種名 + ROM名"(例: MN101LR05DXA/XW)を設定してください。

"ROM名"の指定が正しくない場合は、接続エラーとなります。

"ROM名"の指定がない場合は、XA/XWとして設定されます。

(例: MN101LR05D MN101LR05DXA/XW)

1.2 ハードウェアの機能

機能一覧

分周クロックおよびその周波数は以下のように表記します。

分周クロック: クロック名/n (n: 分周比)
周波数 : f_{クロック名}

・CPUコア:

AM13Lコア
LOAD-STORE アーキテクチャ (3段または4段パイプライン)

・マシンサイクル/動作電圧範囲:

高速モード: 100 ns / 10 MHz (MAX)	(V _{DD30} : 1.8 V ~ 3.6 V)
1.0 μs / 1 MHz (MAX)	(V _{DD30} : 1.3 V ~ 3.6 V)
低速モード: 25 μs / 40 kHz (MAX)	(V _{DD30} : 1.1 V ~ 3.6 V)

・動作モード:

NORMALモード (高速モード)
SLOWモード (低速モード)
HALTモード (高速/低速モード)
STOPモード

・内蔵メモリ:

ROM(ReRAM): 64 KB(ROM名により異なります。詳細は、表1.1.1を参照してください。)
RAM: 4 KB

・ReRAM仕様:

書換え電圧(V_{DD30}): 1.8 V ~ 3.6 V
書換え回数 : プログラム領域(1 k回)、データ領域(100 k回)
バイト単位での書換えが可能

・クロック発振回路:

外部低速発振(SOSCCLK): 32.768 kHz (水晶 / セラミック)
外部高速発振(HOSCCLK): ~10 MHz (水晶 / セラミック)
内蔵低速発振(SRCCLK) : 40 kHz ± 20 % (V_{DD30}: 1.1 V ~ 3.6 V)
内蔵高速発振(HRCCLK) : 10/8 MHz ± 3 % (V_{DD30}: 1.8 V ~ 3.6 V)
1 MHz ± 10 % (V_{DD30}: 1.3 V ~ 3.6 V)

MN101LR02Dは外部高速発振(HOSCCLK)を搭載していません。

・内部動作クロック:

システムクロック(SYSCLK): 10 MHz (MAX)
SYSCLKは、HCLKまたはSCLKを分周(分周比は、1、2、4、8、16、32から選択)させて生成
HCLK: HOSCCLK/HRCCLK
SCLK: SOSCLK/SRCCLK
MN101LR02DはHOSCCLKを選択できません。

・割込み回路:

<MN101LR05D/04D/03D>
内部割込み: 31要因(NMIを除く)
外部割込み: 8要因(IRQ割込み: 7要因、KEY割込み: 1要因)
<MN101LR02D>
内部割込み: 29要因(NMIを除く)
外部割込み: 3要因(IRQ割込み: 2要因、KEY割込み: 1要因)

・DMA: 1チャンネル

転送単位 : 8ビット/16ビット単位
最大転送回数 : 1023回
起動要因 : 外部割込み/周辺回路からの転送要求/ソフトウェア起動

・ウォッチドッグタイマ

機能 : 1回目の暴走検出でNMI発生、2回連続の暴走検出時は強制リセット
クロックソース : WDTCLK(SOSCCLK、SRCCLKから選択されたクロック)

・タイマカウンタ: 13本

汎用8ビットタイマ(タイマ0~5) : 6本
汎用16ビットタイマ(タイマ7~9) : 3本
フリーラン(タイマ6)/タイムベースタイマ : 各1本
RTC用タイムベースタイマ : 1本
リアルタイムクロック : 1本

タイマ0

機能 : 方形波出力、付加パルス方式PWM出力、
イベントカウント、簡易パルス幅測定機能
クロックソース: HCLK、HCLK/4、HCLK/16、HCLK/32、HCLK/64、SCLK、
SYSCLK/2、SYSCLK/4、TM010入力
MN101LR02Dは簡易パルス幅測定機能は使用できません。

タイマ1

機能 : 方形波出力、
イベントカウント、16bitカスケード接続機能(タイマ0と接続)
クロックソース: HCLK、HCLK/4、HCLK/16、HCLK/64、HCLK/128、SCLK、
SYSCLK/2、SYSCLK/8、TM110入力

タイマ2

機能 : 方形波出力、付加パルス方式PWM出力、
イベントカウント、簡易パルス幅測定機能
クロックソース: HCLK、HCLK/4、HCLK/16、HCLK/32、HCLK/64、SCLK、
SYSCLK/2、SYSCLK/4、TM210入力
MN101LR02Dは簡易パルス幅測定機能は使用できません。

タイマ3

- 機能 : 方形波出力、
イベントカウント、16bitカスケード接続機能(タイマ2と接続)
クロックソース : HCLK、HCLK/4、HCLK/16、HCLK/64、HCLK/128、SCLK、
SYSCLK/2、SYSCLK/8、TM310入力

タイマ4

- 機能 : 方形波出力、付加パルス方式PWM出力、
イベントカウント、簡易パルス幅測定機能
クロックソース : HCLK、HCLK/4、HCLK/16、HCLK/32、HCLK/64、SCLK、
SYSCLK/2、SYSCLK/4、TM410入力

タイマ5

- 機能 : 方形波出力、
イベントカウント、16bitカスケード接続機能(タイマ4と接続)
クロックソース : HCLK、HCLK/4、HCLK/16、HCLK/64、HCLK/128、SCLK、
SYSCLK/2、SYSCLK/8、TM510入力

MN101LR02Dは方形波出力、イベントカウント、TM510クロックは使用できません。

タイマ6

- 機能 : タイムベースタイマと組み合わせて1分計設定可能
クロックソース : HCLK、HCLK/2⁷、HCLK/2¹³、SYSCLK、
SCLK、SCLK/2⁷、SCLK/2¹³

タイムベースタイマ

- 機能 : 任意設定時間で割込み生成
クロックソース : HCLK、SCLK
割込み発生周期 : 2^N × 1/fHCLK、2^N × 1/fSCLK (N = 7、8、9、10、12、13、14、15)

タイマ7

- 機能 : 方形波出力、PWM出力(デューティ、周期可変)、
ワンショットパルス出力、IGBT制御用出力、
イベントカウント、インプットキャプチャ
クロックソース : HCLK、SYSCLK、SCLK、TM710入力のいずれかを
1、2、4、16分周

タイマ8

- 機能 : 方形波出力、PWM出力(デューティ、周期可変)、
イベントカウント、インプットキャプチャ
クロックソース : HCLK、SYSCLK、SCLK、TM810入力のいずれかを
1、2、4、16分周

タイマ9

- 機能 : 方形波出力、PWM出力(デューティ、周期可変)、
イベントカウント、インプットキャプチャ
クロックソース : HCLK、SYSCLK、SCLK、TM910入力のいずれかを
1、2、4、16分周

MN101LR03D、MN101LR02Dは方形波出力、PWM出力、イベントカウント、TM910クロックは使用できません。

RTC用タイムベースタイマ

- 機能 : リアルタイムクロックのカウントクロック(RTCCLK)を生成
周波数補正機能
(補正可能範囲 ±488 ppm ~ ±31220 ppm、
補正精度 約0.48 ppm ~ 約30.52 ppm)
クロックソース : SOSCLK、SRCCLKより選択

リアルタイムクロック

機能 : カレンダー計算、うるう年補正
周期割込み(0.5秒/1秒/1分/1時間)
アラーム0割込み(曜日/時/分)、アラーム1割込み(月/日/時/分)

・ブザー

ブザー出力、反転ブザー出力

MN101LR02Dは反転ブザー出力のみ使用することができます。

出力周波数 : $f_{HCLK}/2^M$ (M = 9、10、11、12、13、14)、 $f_{SCLK}/2^N$ (N = 3、4)

・シリアルインタフェース:

シリアル0: UART/クロック同期式(SPI対応)
シリアル1: UART/クロック同期式(SPI対応)
シリアル2: I2C(マルチマスタ)/クロック同期式(SPI対応)
シリアル3: I2C(マルチマスタ)/クロック同期式(SPI対応)

シリアル0/シリアル1(全2重UART/SPI対応クロック同期式)

機能 : 全2重UART
パリティチェック、オーバランエラー/フレーミングエラー検出、
転送ビット7~8選択
: SPI対応クロック同期式
2線/3線/4線式選択、MSB/LSBファースト選択
連続送信・連続受信・連続送受信可
クロックソース: 外部クロック、専用ポーレートタイマ

シリアル2/シリアル3(マルチマスタI2C/SPI対応クロック同期式)

機能 : マルチマスタI2C
: SPI対応クロック同期式
2線/3線/4線式選択、MSB/LSBファースト選択
連続送信・連続受信・連続送受信可
クロックソース: 外部クロック、専用ポーレートタイマ

MN101LR03D: シリアル3のクロック同期式は2線式のみ対応、チップセレクト機能非対応

MN101LR02D: シリアル1は非搭載

シリアル3のクロック同期式は2線式/3線式選択可、チップセレクト機能非対応

・A/Dコンバータ(ADC): 1本

分解能 : 12 bit
アナログ入力チャネル数 : MN101LR05D: 8 ch
MN101LR04D: 6 ch
MN101LR03D: 4 ch
MN101LR02D: 3 ch

・入出力ポート:

MN101LR05D: 69本(N-ch出力能力切換端子: 55本)
MN101LR04D: 53本(N-ch出力能力切換端子: 41本)
MN101LR03D: 37本(N-ch出力能力切換端子: 27本)
MN101LR02D: 22本(N-ch出力能力切換端子: 19本)

・クロック出力: HCLK、SCLK、SYSCLK、RTCCLKから選択

・オートリセット回路

・電源電圧検知回路(LVI)

・LCD駆動

<MN101LR05D>

バイアス : 1/2、1/3バイアス(内部昇圧/外部抵抗分圧)
内蔵電源 : LCD基準電源回路、LCD昇圧回路
セグメント出力 : 43本(39本)
コモン出力 : 4本(8本)
表示モード : スタティック、1/2 - 1/8デューティ

<MN101LR04D>

バイアス : 1/2、1/3バイアス(内部昇圧/外部抵抗分圧)
内蔵電源 : LCD基準電源回路、LCD昇圧回路
セグメント出力 : 31本
コモン出力 : 4本
表示モード : スタティック、1/2 - 1/4デューティ

<MN101LR03D>

バイアス : 1/2、1/3バイアス(内部昇圧/外部抵抗分圧)
内蔵電源 : LCD基準電源回路、LCD昇圧回路
セグメント出力 : 21本
コモン出力 : 4本
表示モード : スタティック、1/2 - 1/4デューティ

MN101LR02DはLCDコントローラ機能を搭載していません。

・パッケージ

MN101LR05D: TQFP080-P-1212 (12 mm × 12 mm、0.5 mmピッチ、ハロゲンフリー)
MN101LR04D: TQFP064-P-1010 (10 mm × 10 mm、0.5 mmピッチ、ハロゲンフリー)
MN101LR03D: TQFP048-P-0707 (7 mm × 7 mm、0.5 mmピッチ、ハロゲンフリー)
MN101LR02D: HQFN032-A-0505 (5 mm × 5 mm、0.5 mmピッチ、ハロゲンフリー)

Panasonic半導体のハロゲンフリー製品とは、封止樹脂およびインターポーザが下記基準を満たす半導体製品を指します。

- 臭素 : 900 ppm以下
- 塩素 : 900 ppm以下
- 臭素 + 塩素 : 1500 ppm以下

上記の基準は、IEC61249-2-21において掲げられている数値に準拠しています。
アンチモンおよびその化合物は意図的に添加していません。

・動作周囲温度: Ta = -40 ~ 85

1.3 各品種の仕様比較

表 1.3.1 機能比較

機能	仕様	MN101LR05D	MN101LR04D	MN101LR03D	MN101LR02D
ポート	I/Oポート	69本	53本	37本	22本
	Nch出力能力切換端子	55本	41本	27本	19本
割込み	内部割込み	31本	31本	31本	29本
	外部割込み	8本 (7:IRQ0-6,1:KEY0-7)	8本 (7:IRQ0-6,1:KEY1-7)	8本 (7:IRQ0-6,1:KEY1-5)	3本 (2:IRQ4-5,1:KEY1-7)
タイマ5	タイマ入出力端子	TM5I0	TM5I0	TM5I0	- (*1)
タイマ9	タイマ入出力端子	TM9I0	TM9I0	- (*1)	- (*1)
シリアル1					-
シリアル3	シリアル通信端子	SB03/SDA3 SBT3/SCL3 SB13 SBCS3	SB03/SDA3 SBT3/SCL3 SB13 SBCS3	SB03/SDA3 SBT3/SCL3 - -	SB03/SDA3 SBT3/SCL3 SB13 -
	クロック同期式	2線/3線/4線式選択可	2線/3線/4線式選択可	2線式	2線/3線式選択可
	SPI対応			- (*2)	- (*2)
ブザー	ブザー出力/ 反転ブザー出力	BUZ NBUZ	BUZ NBUZ	BUZ NBUZ	- NBUZ
	ADC	アナログ入力	8本 (AN0-7)	6本 (AN2-7)	4本 (AN2-5)
LCD駆動	セグメント出力	43本 (SEG0-42) /39本 (SEG4-42)	31本 (SEG0-30)	21本 (SEG0-20)	-
	コモン出力	4本 (COM0-3) /8本 (COM0-7)	4本 (COM0-3)	4本 (COM0-3)	-
発振回路		HOSCCLK SOSCCLK HRCCLK SRCCLK	HOSCCLK SOSCCLK HRCCLK SRCCLK	HOSCCLK SOSCCLK HRCCLK SRCCLK	- SOSCCLK HRCCLK SRCCLK
パッケージ		80pinTQFP	64pinTQFP	48pinTQFP	32pinHQFN

*1 タイマ機能は搭載

*2 チップセレクト機能は非対応

表 1.3.2 品種別 I/O ポート比較

I/O ポート	MN101LR05D								MN101LR04D								MN101LR03D								MN101LR02D										
	7	6	5	4	3	2	1	0	7	6	5	4	3	2	1	0	7	6	5	4	3	2	1	0	7	6	5	4	3	2	1	0			
Port0														-	-	-	-							-	-					-	-				
Port1														-	-	-	-							-	-					-	-				
Port2																		-	-	-	-					-	-	-	-			-	-	-	-
Port3																																			
Port4																																			
Port5																																			
Port6																																			
Port7																																			
Port8	-	-						-	-							-	-							-	-					-	-				

： 搭載するI/Oポート
： N-ch出力能力切換ポート
-： 非搭載

表 1.3.3 品種別 LCD コントローラ機能比較

I/O ポート	MN101LR05D								MN101LR04D								MN101LR03D							
	7	6	5	4	3	2	1	0	7	6	5	4	3	2	1	0	7	6	5	4	3	2	1	0
Port2	-	SEG 36	SEG 37	SEG 38	SEG 39	SEG 40	SEG 41	SEG 42	-	SEG 28	-	-	-	-	SEG 29	SEG 30	-	SEG 20	-	-	-	-	-	-
Port3	SEG 28	SEG 29	SEG 30	SEG 31	SEG 32	SEG 33	SEG 34	SEG 35	SEG 20	SEG 21	SEG 22	SEG 23	SEG 24	SEG 25	SEG 26	SEG 27	SEG 12	SEG 13	SEG 14	SEG 15	SEG 16	SEG 17	SEG 18	SEG 19
Port4	SEG 20	SEG 21	SEG 22	SEG 23	SEG 24	SEG 25	SEG 26	SEG 27	SEG 12	SEG 13	SEG 14	SEG 15	SEG 16	SEG 17	SEG 18	SEG 19	-	-	-	SEG 7	SEG 8	SEG 9	SEG 10	SEG 11
Port5	SEG 12	SEG 13	SEG 14	SEG 15	SEG 16	SEG 17	SEG 18	SEG 19	SEG 8	SEG 9	SEG 10	-	-	-	SEG 11	SEG 4	SEG 5	SEG 6	-	-	-	-	-	
Port6	SEG 4	SEG 5	SEG 6	SEG 7	SEG 8	SEG 9	SEG 10	SEG 11	SEG 0	SEG 1	SEG 2	SEG 3	SEG 4	SEG 5	SEG 6	SEG 7	-	-	-	-	SEG 0	SEG 1	SEG 2	SEG 3
Port7	COM 0	COM 1	COM 2	COM 3	COM 4/ SEG 0	COM 5/ SEG 1	COM 6/ SEG 2	COM 7/ SEG 3	-	-	-	-	COM 0	COM 1	COM 2	COM 3	-	-	-	-	COM 0	COM 1	COM 2	COM 3
Port8	-	-	VLC 2	VLC 3	C2	C1	-	-	-	-	VLC 2	VLC 3	C2	C1	-	-	-	-	VLC 2	VLC 3	C2	C1	-	-
-	VLC1								VLC1								VLC1							

-: LCDコントローラ機能非搭載
MN101LR02DはLCDコントローラ機能を搭載していません



非搭載の機能に対応するレジスタおよびビットは"0"を設定してください。

表 1.3.4 品種別端子名一覧

Pin No.				電源/発振 /リセット /モード制御	ポート	外部割込み /KEY割込み	タイマ	シリアル	ブザー出力 /クロック出力	A/D
MN101L R05D	MN101L R04D	MN101L R03D	MN101L R02D							
1	1	1	32	VSS						
2	2	2	1	XI						
3	3	3	2	X0						
4	4	4	3	NATRON						
5	5	5	4	NRST	P27					
6	6	6		OSC1	P80	IRQ2A				
7	7	7		OSC2	P81	IRQ3A				
8					P00		TM910C			
9					P01		TM410B			
10	8				P02		TM210B/TM810C		BUZB	
11	9				P03		TM010B/TM710C		NBUZB	
12	10	8	5		P04		TM710A	SB03A/SDA3A		
13	11	9	6		P05		TM010A/TM210A	SBT3A/SCL3A	CLKOUTA	
14	12		7		P06		TM810B	SB13A		
15	13				P07		TM910A	SBCS3A		
16					P10	IRQ0A/KEY0A				AN0
17					P11	IRQ1A/KEY1A				AN1
18	14	10			P12	IRQ4C/KEY2A				AN2
19	15	11	8		P13	IRQ5C/KEY3A				AN3
20	16	12	9	VREFP						
21	17	13	10	DMOD						
22	18	14	11	OCD_CLK	P14	IRQ4A/KEY4A				AN4
23	19	15	12	OCD_DATA	P15	IRQ5A/KEY5A				AN5
24	20				P16	IRQ6A/KEY6A				AN6
25	21				P17	KEY7A				AN7
26	22				P20		TM110B/TM910B			
27	23				P21		TM510A			
28					P22			SB12B		
29					P23			SB02B/SDA2B		
30					P24			SBT2B/SCL2B		
31					P25			SBCS2B		
32	24	16			P26			SB11A/RXD1A		
33	25	17			P30			SB01A/TXD1A		
34	26	18			P31			SBT1A		
35	27	19			P32			SBCS1A		
36	28	20			P33				BUZA	
37	29	21	13		P34		TM410A/TM710B		NBUZA	
38	30	22	14		P35			SB10B/RXD0B		
39	31	23	15		P36			SB00B/TXD0B		
40	32	24	16		P37			SBT0B		
41	33	25	17		P40			SBCS0B		
42	34	26	18		P41			SB12A		
43	35	27	19		P42			SB02A/SDA2A		
44	36	28	20		P43			SBT2A/SCL2A		
45	37	29	21		P44			SBCS2A		

Pin No.				電源/発振 /リセット /モード制御	ポート	外部割込み /KEY割込み	タイマ	シリアル	ブザー出力 /クロック出力	A/D
MN101L R05D	MN101L R04D	MN101L R03D	MN101L R02D							
46	38				P45			SB11B/RXD1B		
47	39				P46			SB01B/TXD1B		
48	40				P47			SBT1B		
49	41				P50			SBCS1B		
50					P51			SBI3B		
51					P52			SB03B/SDA3B		
52					P53			SBT3B/SCL3B		
53					P54	KEY0B		SBCS3B		
54	42	30	22		P55	KEY1B	TM110A			
55	43	31	23		P56	KEY2B	TM310A			
56	44	32	24		P57	KEY3B	TM810A		CLKOUTB	
57	45	33			P60	IRQ0B				
58	46	34			P61	IRQ1B				
59	47	35			P62	IRQ2B				
60	48	36			P63	IRQ3B				
61	49		25		P64	KEY4B		SB10A/RXD0A		
62	50		26		P65	KEY5B		SB00A/TXD0A		
63	51		27		P66	KEY6B		SBT0A		
64	52		28		P67	KEY7B		SBCS0A		
65	53	37			P70	IRQ6B				
66	54	38			P71	IRQ5B				
67	55	39			P72	IRQ4B	TM310B			
68	56	40			P73		TM510B			
69					P74					
70					P75					
71					P76					
72					P77					
73	57	41		C1	P82					
74	58	42		C2	P83					
75	59	43		VLC3	P84					
76	60	44		VLC2	P85					
77	61	45		VLC1						
78	62	46	29	VDD30						
79	63	47	30	VDD18						
80	64	48	31	VDD11						

LCDコントローラ端子は表1.3.3を参照してください。

1.4 端子

1.4.1 端子接続図

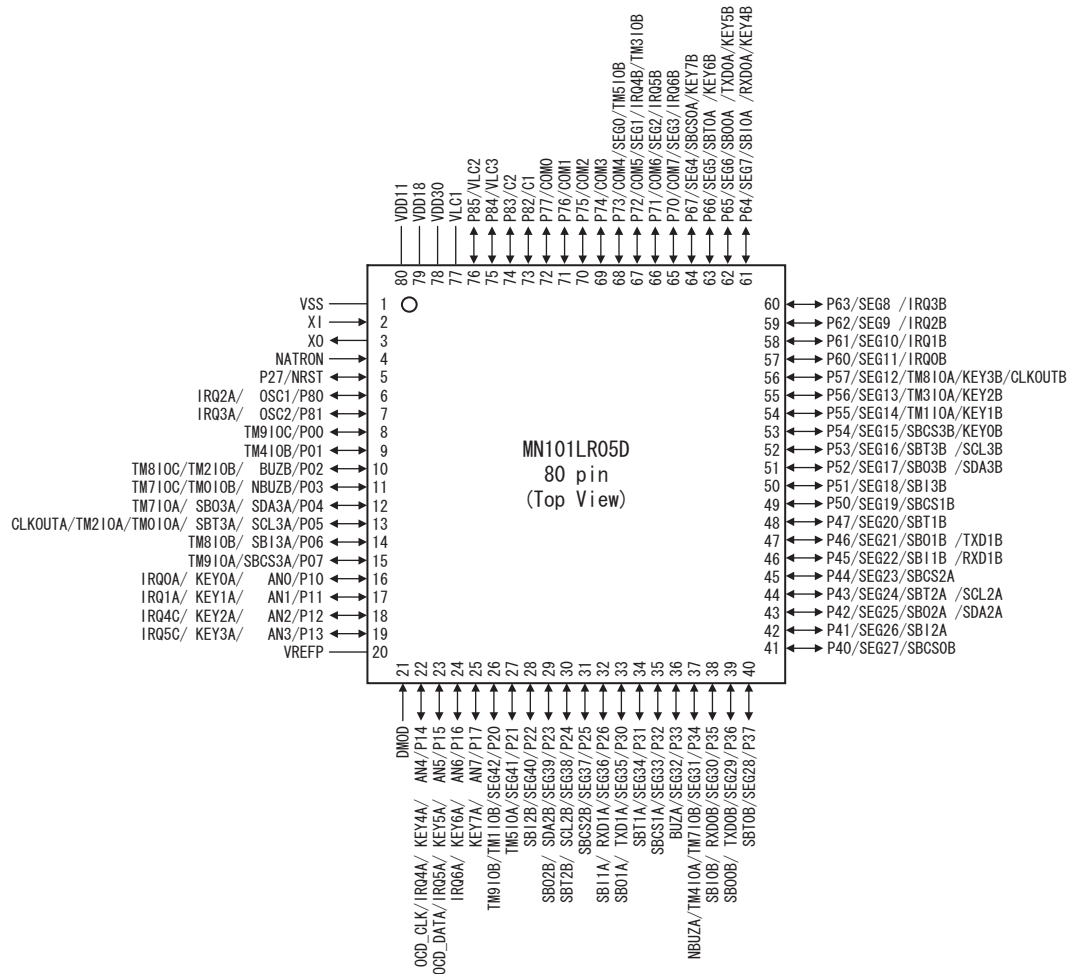


図1.4.1 MN101LR05D 端子接続図

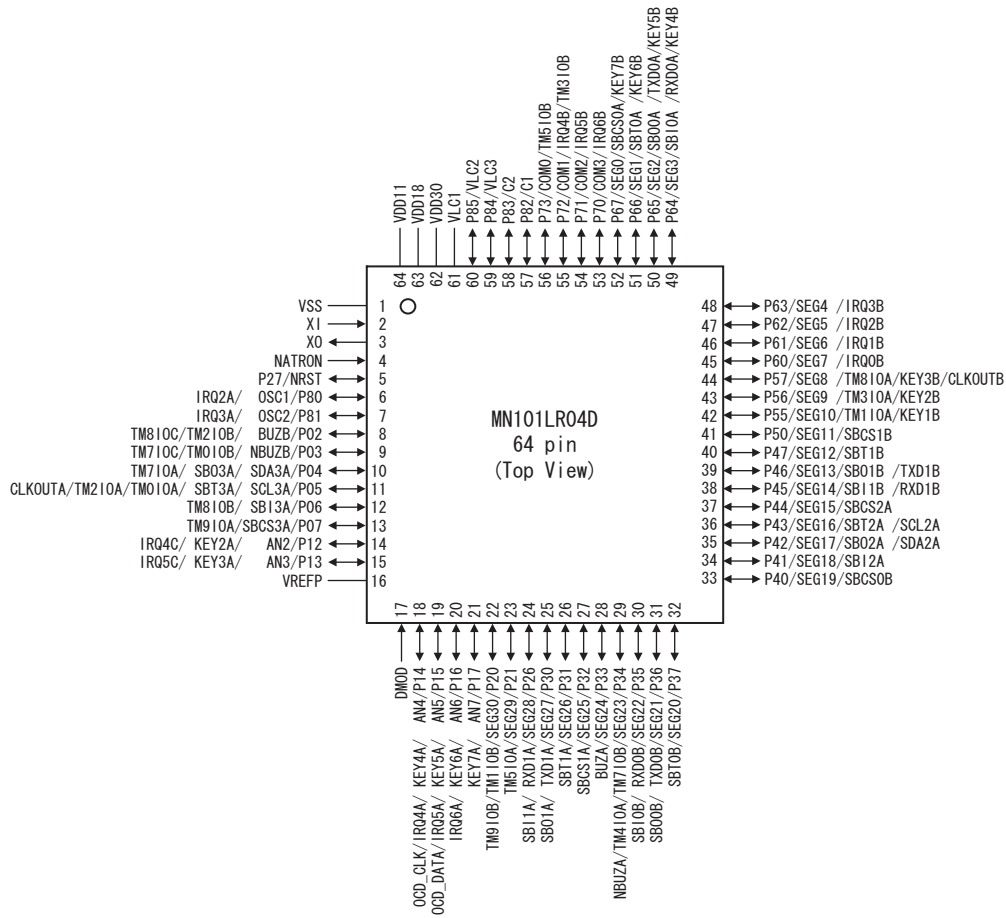


図1.4.2 MN101LR04D 端子接続図

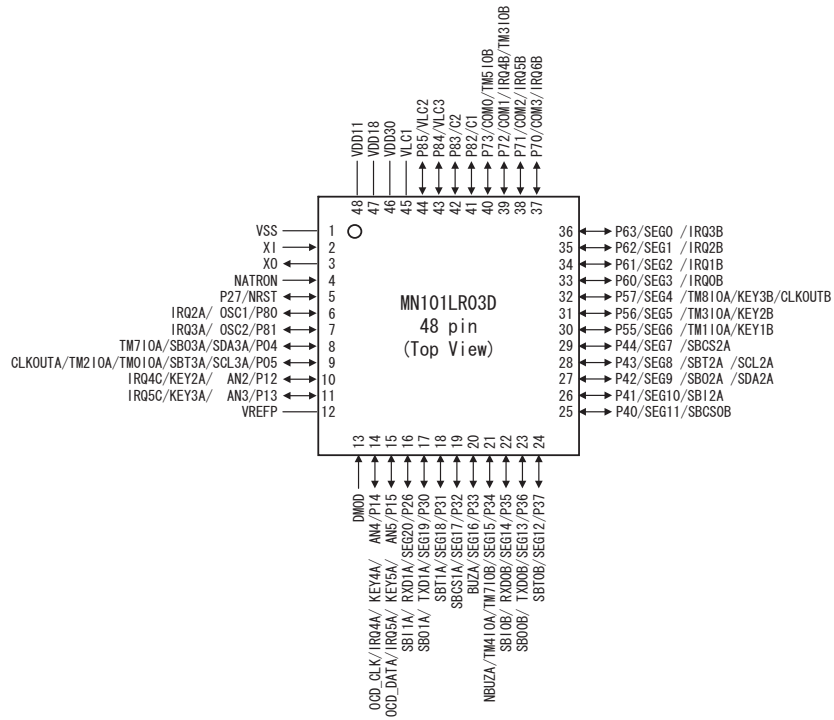


図1.4.3 MN101LR03D 端子接続図

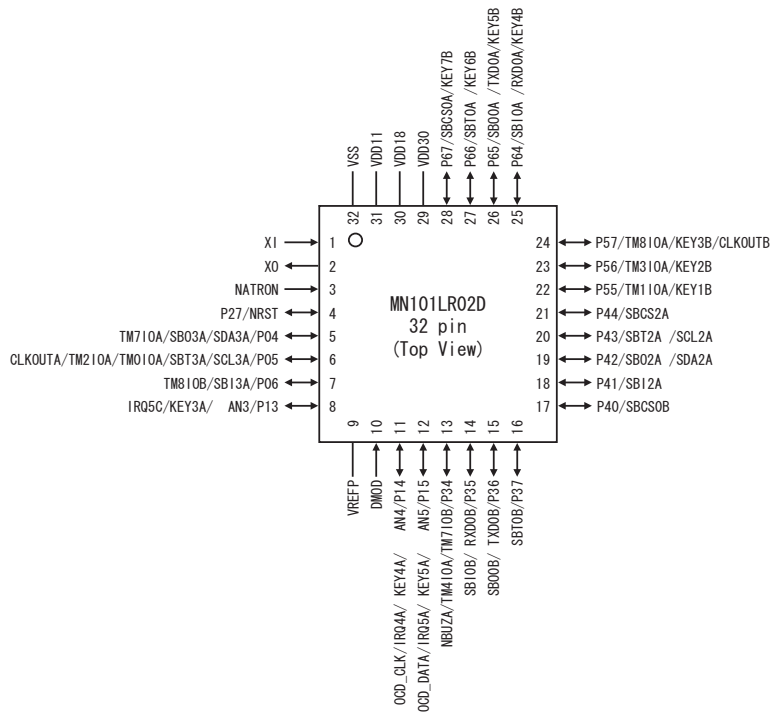


図1.4.4 MN101LR02D 端子接続図

1.4.2 端子仕様

表 1.4.1 電源 / 発振 / リセット / モード端子

端子名		入出力	機能内容
MN101LR 05D/04D/03D	MN101LR 02D		
VDD30 VSS		-	電源供給端子 VDD30-VSS 端子間には、1 μ F 以上のコンデンサ接続が必要です。 VSS には 0 V を印加してください。
VDD18		-	内部電源出力端子 VDD18-VSS 端子間には、1 μ F (電源安定用)+0.1 μ F (ノイズ除去用) 以上のコンデンサ接続が必要です。
VDD11		-	内部電源出力端子 (1.1 V) VDD11-VSS 端子間には、1 μ F 以上のコンデンサ接続が必要です。
VLC1 VLC2 VLC3	-	-	LCD電源供給端子 右記の電圧条件を満たしてください。(V _{DD30} V _{LC1} 3.6 V、0 V V _{LC3} V _{LC2} V _{LC1}) 各端子の外部に付加するコンデンサは【17.3.4 LCD駆動電圧の生成】を確認してください。 LCD機能を使用しない場合、V _{LC1} はV _{DD30} と同電位にしてください。
C1 C2	-	-	LCD 昇圧コンデンサ接続端子 内蔵の LCD 昇圧回路使用時、C1-C2 間に 0.22 μ F のコンデンサを接続してください。
VREFP		-	ADC 基準電源端子 ADC 未使用時は、V _{REFP} は V _{DD30} と同電位にしてください。 LSI リセット解除時、VREFP の電位は 0.8V _{DD30} 以上にしてください。
OSC1 OSC2	-	入力 出力	外部高速発振端子 OSC1/OSC2 端子に発振子を接続することで、クロックが生成されます。 LSI 外部で生成したクロックを入力する場合は OSC1 に入力し、OSC2 は開放してください。
XI X0		入力 出力	外部低速発振端子 XI/X0 端子に発振子を接続することで、クロックが生成されます。
NRST		入力 出力	リセット端子 プルアップ抵抗付きのNchオープンドレイン端子で、"L"レベルにするとLSIが初期化されます。 LSIのリセット条件は、【2.5 リセット】を参照してください。 NRST-VSS端子間にコンデンサを挿入する場合、NRST-VDD30端子間に放電用ダイオードを挿入することを推奨します。
DMOD		入力	モード設定端子 デバッグ・シリアルライタ接続時を除き、必ず "L" レベルを入力してください。
NATRON		入力	オートリセット制御端子 オートリセット機能を使用する場合は "L" レベル、未使用時は "H" レベルを入力してください。



LSIリセット解除時、VREFPの電位は0.8V_{DD30}以上にしてください。

表 1.4.2 汎用ポート機能端子

端子名				入出力	出力電流 能力の切換	機能内容
MN101LR 05D	MN101LR 04D	MN101LR 03D	MN101LR 02D			
P00	-	-	-	入出力		入出力ポート 0 ・端子個別に入力 / 出力の切換、およびプルアップ抵抗付加を選択できます。 ・リセット時は入力モードで、プルアップ抵抗は付加されません。 ・出力トランジスタ (Nch) の電流能力切換が可能です。
P01	-	-	-	入出力		
P02	P02	-	-	入出力		
P03	P03	-	-	入出力		
P04	P04	P04	P04	入出力		
P05	P05	P05	P05	入出力		
P06	P06	-	P06	入出力		
P07	P07	-	-	入出力		
P10	-	-	-	入出力	-	入出力ポート 1 ・端子個別に入力 / 出力の切換、およびプルアップ抵抗付加を選択できます。 ・リセット時は入力モードで、プルアップ抵抗は付加されません。
P11	-	-	-	入出力		
P12	P12	P12	-	入出力		
P13	P13	P13	P13	入出力		
P14	P14	P14	P14	入出力		
P15	P15	P15	P15	入出力		
P16	P16	-	-	入出力		
P17	P17	-	-	入出力		
P20	P20	-	-	入出力		入出力ポート 2 ・端子個別に入力 / 出力の切換、およびプルアップ抵抗付加を選択できます。 ・リセット時は入力モードで、プルアップ抵抗は付加されません。 ・出力トランジスタ (Nch) の電流能力切換が可能です。
P21	P21	-	-	入出力		
P22	-	-	-	入出力		
P23	-	-	-	入出力		
P24	-	-	-	入出力		
P25	-	-	-	入出力		
P26	P26	P26	-	入出力		
P27	P27	P27	P27	入出力	-	入出力ポート 2 ・ P2OUT.P2OUT7に"0"を書込むことで、LSIにリセットがかかります。
P30	P30	P30	-	入出力		入出力ポート 3 ・端子個別に入力 / 出力の切換、およびプルアップ抵抗付加を選択できます。 ・リセット時は入力モードで、プルアップ抵抗は付加されません。 ・出力トランジスタ (Nch) の電流能力切換が可能です。
P31	P31	P31	-	入出力		
P32	P32	P32	-	入出力		
P33	P33	P33	-	入出力		
P34	P34	P34	P34	入出力		
P35	P35	P35	P35	入出力		
P36	P36	P36	P36	入出力		
P37	P37	P37	P37	入出力		
P40	P40	P40	P40	入出力		入出力ポート 4 ・端子個別に入力 / 出力の切換、およびプルアップ抵抗付加を選択できます。 ・リセット時は入力モードで、プルアップ抵抗は付加されません。 ・出力トランジスタ (Nch) の電流能力切換が可能です。
P41	P41	P41	P41	入出力		
P42	P42	P42	P42	入出力		
P43	P43	P43	P43	入出力		
P44	P44	P44	P44	入出力		
P45	P45	-	-	入出力		
P46	P46	-	-	入出力		
P47	P47	-	-	入出力		

端子名				入出力	出力電流 能力の切換	機能内容
MN101LR 05D	MN101LR 04D	MN101LR 03D	MN101LR 02D			
P50	P50	-	-	入出力		入出力ポート 5 ・端子個別に入力 / 出力の切換、およびブルアップ抵抗付加を選択できます。 ・リセット時は入力モードで、ブルアップ抵抗は付加されません。 ・出力トランジスタ (Nch) の電流能力切換が可能です。
P51	-	-	-	入出力		
P52	-	-	-	入出力		
P53	-	-	-	入出力		
P54	-	-	-	入出力		
P55	P55	P55	P55	入出力		
P56	P56	P56	P56	入出力		
P57	P57	P57	P57	入出力		
P60	P60	P60	-	入出力		入出力ポート 6 ・端子個別に入力 / 出力の切換、およびブルアップ抵抗付加を選択できます。 ・リセット時は入力モードで、ブルアップ抵抗は付加されません。 ・出力トランジスタ (Nch) の電流能力切換が可能です。
P61	P61	P61	-	入出力		
P62	P62	P62	-	入出力		
P63	P63	P63	-	入出力		
P64	P64	-	P64	入出力		
P65	P65	-	P65	入出力		
P66	P66	-	P66	入出力		
P67	P67	-	P67	入出力		
P70	P70	P70	-	入出力		入出力ポート 7 ・端子個別に入力 / 出力の切換、およびブルアップ抵抗付加を選択できます。 ・リセット時は入力モードで、ブルアップ抵抗は付加されません。 ・出力トランジスタ (Nch) の電流能力切換が可能です。
P71	P71	P71	-	入出力		
P72	P72	P72	-	入出力		
P73	P73	P73	-	入出力		
P74	-	-	-	入出力		
P75	-	-	-	入出力		
P76	-	-	-	入出力		
P77	-	-	-	入出力		
P80	P80	P80	-	入出力	-	入出力ポート 8 ・端子個別に入力 / 出力の切換、およびブルアップ抵抗付加を選択できます。 ・リセット時は入力モードで、ブルアップ抵抗は付加されません。
P81	P81	P81	-	入出力	-	
P82	P82	P82	-	入出力	-	
P83	P83	P83	-	入出力	-	
P84	P84	P84	-	入出力	-	
P85	P85	P85	-	入出力	-	

表 1.4.3 特殊機能端子

端子名				入出力	機能内容
MN101LR05D	MN101LR04D	MN101LR03D	MN101LR02D		
SB10A(RXD0A) SB10B(RXD0B) SB11A(RXD1A) SB11B(RXD1B) SB12A SB12B SB13A SB13B	SB10A(RXD0A) SB10B(RXD0B) SB11A(RXD1A) SB11B(RXD1B) SB12A SB13A	SB10B(RXD0B) SB11A(RXD1A) SB12A SB13A	SB10A(RXD0A) SB10B(RXD0B) SB12A SB13A	入力	シリアルデータ入力端子 ・ PnPLUPレジスタで、プルアップ抵抗の付加を制御します。 ・ PnDIRレジスタで、入力モードを選択します。 ・ SCnMD1.SCnSBISビットで、シリアルデータ入力を設定してください。
SB00A(TXD0A) SB00B(TXD0B) SB01A(TXD1A) SB01B(TXD1B) SB02A(SDA2A) SB02B(SDA2B) SB03A(SDA3A) SB03B(SDA3B)	SB00A(TXD0A) SB00B(TXD0B) SB01A(TXD1A) SB01B(TXD1B) SB02A(SDA2A) SB03A(SDA3A)	SB00B(TXD0B) SB01A(TXD1A) SB02A(SDA2A) SB03A(SDA3A)	SB00A(TXD0A) SB00B(TXD0B) SB02A(SDA2A) SB03A(SDA3A)	入出力	シリアルデータ入出力端子 ・ PnPLUPレジスタで、プルアップ抵抗の付加を制御します。 ・ PnDIRレジスタで、出力モードを選択します。 ・ SCnMD1.SCnSB0Sビットで、シリアルデータ出力を設定してください。 ・ PnODCレジスタで、出力モードを選択します。 (CMOSプッシュプルまたはNchオープンドレイン)
SBT0A SBT0B SBT1A SBT1B SBT2A(SCL2A) SBT2B(SCL2B) SBT3A(SCL3A) SBT3B(SCL3B)	SBT0A SBT0B SBT1A SBT1B SBT2A(SCL2A) SBT3A(SCL3A)	SBT0B SBT1A SBT2A(SCL2A) SBT3A(SCL3A)	SBT0A SBT0B SBT2A(SCL2A) SBT3A(SCL3A)	入出力	シリアルクロック入出力端子 ・ PnPLUPレジスタで、プルアップ抵抗の付加を制御します。 ・ PnDIRレジスタで入力、または出力モードを選択します。 ・ SCnMD1.SCnSBTSビットで、シリアルクロック出力を設定してください。 ・ PnODCレジスタで、出力モードを選択します。 (CMOSプッシュプルまたはNchオープンドレイン)
SBCS0A/SBCS0B SBCS1A/SBCS1B SBCS2A/SBCS2B SBCS3A/SBCS3B	SBCS0A/SBCS0B SBCS1A/SBCS1B SBCS2A SBCS3A	SBCS0B SBCS1A SBCS2A SBCS3A	SBCS0A/SBCS0B SBCS2A SBCS3A	入出力	シリアルチップセレクト入出力端子 ・ PnPLUPレジスタで、プルアップ抵抗の付加を制御します。 ・ PnDIRレジスタで入力、または出力モードを選択します。 ・ SBCS0A/SBCS0B/SBCS1A/SBCS1Bは、SCnMD3.SCnSBCSENでチップセレクト入出力を設定してください。 ・ SBCS2A/SBCS2B/SBCS3A/SBCS3Bは、SCnMD2.SCnSBCSENでチップセレクト入出力を設定してください。
TM010A/TM010B TM110A/TM110B TM210A/TM210B TM310A/TM310B TM410A/TM410B TM510A/TM510B TM710A/TM710B/ TM710C TM810A/TM810B/ TM810C TM910A/TM910B/ TM910C	TM010A/TM010B TM110A/TM110B TM210A/TM210B TM310A/TM310B TM410A TM510A/TM510B TM710A/TM710B/ TM710C TM810A/TM810B/ TM810C TM910A/TM910B	TM010A TM110A TM210A TM310A/TM310B TM410A TM510B TM710A/TM710B TM810A	TM010A TM110A TM210A TM310A TM410A TM710A/TM710B TM810A/TM810B	入出力	タイマ入出力端子 ・ イベントクロック入力時は、PnDIRレジスタで入力モードを選択します。 入力モード時はPnPLUPレジスタで、プルアップ抵抗の有無の指定ができます。 ・ タイマ出力時は、PnDIRレジスタで出力モードを選択します。 TM10ENn/TM10SELnレジスタでタイマ出力ポートを選択します。
AN0/AN1/AN2/AN3/ AN4/AN5/AN6/AN7	AN2/AN3/ AN4/AN5/AN6/AN7	AN2/AN3/ AN4/AN5	AN3/ AN4/AN5	入力	12ビットADコンバータ入力端子 ・ ANEN0レジスタで、アナログ入力を選択します。
IRQ0A/IRQ0B IRQ1A/IRQ1B IRQ2A/IRQ2B IRQ3A/IRQ3B IRQ4A/IRQ4B/ IRQ4C IRQ5A/IRQ5B/ IRQ5C IRQ6A/IRQ6B	IRQ0B IRQ1B IRQ2A/IRQ2B IRQ3A/IRQ3B IRQ4A/IRQ4B/ IRQ4C IRQ5A/IRQ5B/ IRQ5C IRQ6A/IRQ6B	IRQ0B IRQ1B IRQ2A/IRQ2B IRQ3A/IRQ3B/ IRQ4C IRQ5A/IRQ5B/ IRQ5C IRQ6B	IRQ4A IRQ5A/ IRQ5C	入力	外部割込み入力端子 ・ IRQ1EN/IRQ1SELO/IRQ1SEL1レジスタで割込み入力端子を選択します。

端子名				入出力	機能内容
MN101LR05D	MN101LR04D	MN101LR03D	MN101LR02D		
KEY0A/KEY0B KEY1A/KEY1B KEY2A/KEY2B KEY3A/KEY3B KEY4A/KEY4B KEY5A/KEY5B KEY6A/KEY6B KEY7A/KEY7B	KEY1B KEY2A/KEY2B KEY3A/KEY3B KEY4A/KEY4B KEY5A/KEY5B KEY6A/KEY6B KEY7A/KEY7B	KEY1B KEY2A/KEY2B KEY3A/KEY3B KEY4A KEY5A KEY6A	KEY1B KEY2B KEY3A/KEY3B KEY4A/KEY4B KEY5A/KEY5B KEY6A/KEY6B KEY7B	入力	KEY割込み入力端子 ・KEY0～KEY7端子のOR条件で、アクティブとなる割込み入力端子です。 ・KEYIEN/KEYSELレジスタで、KEY割込み入力端子を選択します。
COM0-7	COM0-3	COM0-3		出力	LCDコモン信号出力端子 ・LCCTRnレジスタで、COM端子を選択します。
SEG0-42	SEG0-30	SEG0-20		出力	LCDセグメント信号出力端子 ・LCCTRnレジスタで、SEG端子を選択します。
BUZA/BUZB	BUZA/BUZB	BUZA		出力	ブザー出力端子 ・BUZCNTレジスタで、BUZ端子を選択します。
NBUZA/NBUZB	NBUZA/NBUZB	NBUZA	NBUZA	出力	ブザー反転出力端子 ・BUZCNTレジスタで、NBUZ端子を選択します。
CLKOUTA/CLKOUTB	CLKOUTA/CLKOUTB	CLKOUTA/CLKOUTB	CLKOUTA/CLKOUTB	出力	クロック出力端子 ・CLKOUTレジスタで、CLKOUT端子を選択します。
OCD_CLK OCD_DATA	OCD_CLK OCD_DATA	OCD_CLK OCD_DATA	OCD_CLK OCD_DATA	入出力	オンボードデバッガ用入出力端子 ・オンボードデバッガ接続時にデータおよびクロック入出力に使用します。

1.5 電気的特性

1.5.1 絶対最大定格

A. 絶対最大定格 *2 *3

$V_{SS} = 0\text{ V}$

項目		略号		単位
A1	電源電圧	V_{DD30}	-0.3 ~ +4.6	V
A2	入力端子電圧	V_I	-0.3 ~ $V_{DD30} + 0.3$ (上限4.6)	V
A3	出力端子電圧	V_O	-0.3 ~ $V_{DD30} + 0.3$ (上限4.6)	
A4	入出力端子電圧	V_{IO1}	-0.3 ~ $V_{DD30} + 0.3$ (上限4.6)	
A5	尖頭出力電流	P1/8 以外 *4	I_{OL1} (peak)	
A6		P1/8 *5	I_{OL2} (peak)	10
A7		全端子	I_{OH} (peak)	-10
A8	平均出力電流 *1	P1/8 以外 *4	I_{OL1} (avg)	20
A9		P1/8 *5	I_{OL2} (avg)	5
A10		全端子	I_{OH} (avg)	-5
A11	全端子合計出力電流 *1		I_{TOL}	60
A12			I_{TOH}	-60
A13	許容損失	P_T	230 ($T_a = +85$)	mW
A14	動作周囲温度	T_{opr}	-40 ~ +85	
A15	保存温度	T_{stg}	-55 ~ +125	

*1 いかなる100 msの期間に対しても適用されます。

*2 内部電源電圧安定化のために、 V_{DD30} 端子と V_{SS} 端子の間に1 μF 以上、 V_{DD18} 端子と V_{SS} 端子の間に0.1 μF と1 μF 以上のバイパスコンデンサを、LSI近傍に少なくとも1箇所以上挿入してください。

*3 絶対最大定格は、チップに印加しても破損を生じさせない許容値であり、動作を保証するものではありません。

*4 PnNLCレジスタにより大電流出力を選択した場合に適用されます。MN101LR02DIは、P1以外。

*5 MN101LR02DIは、P1。

1.5.2 動作条件

B. 動作条件

$V_{SS} = 0\text{ V}$
 $T_a = -40 \sim +85$

項目	略号	条件	定格			単位	
			MIN	TYP	MAX		
電源電圧 *6							
B1	動作電源電圧	V_{DD1}	f_{SYSCLK} 10.0 MHz	1.8	--	3.6	V
B2		V_{DD2}	f_{SYSCLK} 1.0 MHz *7	1.3	--	3.6	
B3		V_{DD3}	f_{SYSCLK} 40 kHz *8 *10	1.1	--	3.6	
B4	RAM 保持電源電圧	V_{DD4}	ストップモード時 *10	1.1	--	3.6	
動作速度 *9							
B5	命令実行時間 $1/f_{\text{SYSCLK}}$	t_{c1}	$V_{DD30} = 1.8\text{ V} \sim 3.6\text{ V}$	0.1	--	--	μs
B6		t_{c2}	$V_{DD30} = 1.3\text{ V} \sim 3.6\text{ V}$	1.0	--	--	
B7		t_{c3}	$V_{DD30} = 1.1\text{ V} \sim 3.6\text{ V} *10$	25.0	--	--	

*6 f_{SYSCLK} : システムクロック周波数

*7 f_{SYSCLK} を内蔵高速発振から生成した場合

*8 f_{SYSCLK} を外部低速発振または内蔵低速発振から生成した場合

*9 $t_{c1,2}$: f_{SYSCLK} を内蔵高速発振または外部高速発振から生成した場合 (ただし、 t_{c2} は、内蔵高速発振のみ)
 t_{c3} : f_{SYSCLK} を内蔵低速発振から生成した場合

*10 オートリセット使用時は、下限電圧がオートリセット検知電圧となります。

$V_{DD30} = V_{RSTL} \sim 3.6\text{ V}$ $V_{SS} = 0\text{ V}$
オートリセット機能未使用時は $V_{RSTL} = 1.1\text{ V}$
 $T_a = -40 \sim +85$

項目	略号	条件	定格			単位	
			MIN	TYP	MAX		
外部高速発振 図1.5.1 (MN101LR02Dは非該当)							
B8	発振周波数	F_{HOSCCLK}	$V_{DD30} = 1.8\text{ V} \sim 3.6\text{ V}$	1.0	--	10.0	MHz
外部低速発振 図1.5.2							
B9	発振周波数	F_{SOSCCLK}	$V_{DD30} = V_{RSTL} \sim 3.6\text{ V}$	--	32.768	--	kHz
内蔵高速 RC 発振 *11							
B10	発振周波数	F_{HRCCLK10}	$V_{DD30} = 1.8\text{ V} \sim 3.6\text{ V}$ FCNT = "00"	--	10	--	MHz
B11		F_{HRCCLK8}	$V_{DD30} = 1.8\text{ V} \sim 3.6\text{ V}$ FCNT = "01"	--	8	--	MHz
B12		F_{HRCCLK1}	$V_{DD30} = 1.3\text{ V} \sim 3.6\text{ V}$ FCNT = "10"	--	1	--	MHz

$V_{DD30} = V_{RSTL} \sim 3.6\text{ V}$ $V_{SS} = 0\text{ V}$
オートリセット機能未使用時は $V_{RSTL} = 1.1\text{ V}$
 $T_a = -40 \sim +85$

項目	略号	条件	定格			単位
			MIN	TYP	MAX	
B13	E _{F1}	$f_{\text{HRCCLK}} = 8/10\text{ MHz}$ $T_a = 0 \sim +50$	-1.5	--	1.5	%
B14			E _{F2}	$f_{\text{HRCCLK}} = 8/10\text{ MHz}$ $T_a = -40 \sim +85$	-3.0	
B15	E _{F5}	$f_{\text{HRCCLK}} = 1\text{ MHz}$ $T_a = -40 \sim +85$	-10.0	--	10.0	%
内蔵低速 RC 発振						
B16	F _{SRCCLK}	$V_{DD30} = V_{RSTL} \sim 3.6\text{ V}$	--	40	--	kHz
B17	E _{F6}	$T_a = -40 \sim +85$	-20.0	--	20.0	%

*11 内蔵高速 RC 発振は HCLKCNT.FCNT で出力周波数を選択することができます。

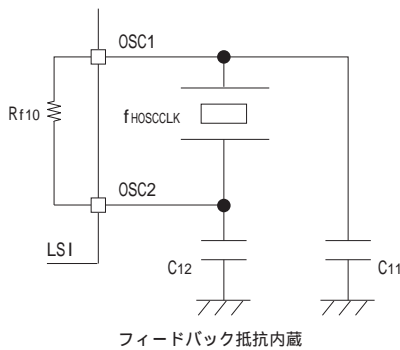


図1.5.1 高速発振

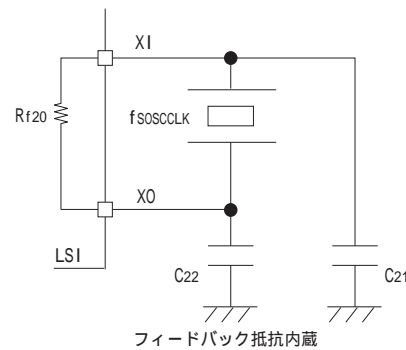


図1.5.2 低速発振



使用する発振子に合った外部容量を接続してください。
水晶発振またはセラミック発振の場合、発振周波数がコンデンサの値によって変化しますので、外部容量値はご使用の発振子メーカーとご相談の上、決定してください。



外部低速発振には32.768 kHz以外の発振子は使用できません。

$V_{DD30} = 1.8\text{ V} \sim 3.6\text{ V}$ $V_{SS} = 0\text{ V}$
 オートリセット機能未使用時は $V_{RSTL} = 1.1\text{ V}$
 $T_a = -40 \sim +85$

項目	略号	条件	定格			単位
			MIN	TYP	MAX	
外部クロック入力1 OSC1 (OSC2 は開放) (MN101LR02D は非該当)						
B18	クロック周波数	$f_{HOSCCLK}$	1.0	--	10.0	MHz
B19	ハイレベルパルス幅 *12	t_{wh1}	45	--	--	ns
B20	ローレベルパルス幅 *12	t_{wl1}	45	--	--	
B21	立上がり時間	t_{wr1}	--	--	5.0	
B22	立下がり時間	t_{wf1}	--	--	5.0	

*12 クロックデューティ比は 45 % ~ 55 % としてください。

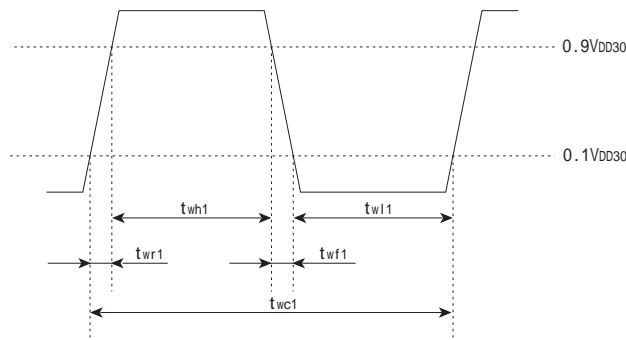


図1.5.3 OSC1タイミングチャート

1.5.3 DC特性

C.DC 特性

$V_{SS} = 0\text{ V}$
 $T_a = -40 \sim +85$

項目	略号	条件	定格			単位	
			MIN	TYP	MAX		
電源電流 *13							
C1 *14	動作時電流	I_{DD1}	$f_{HOSCCLK} = 10\text{ MHz}$ $V_{DD30} = 3.0\text{ V}$ 、 $V_{DD18} = 1.8\text{ V}$ [$f_{SYSCLK} = f_{HOSCCLK}$]	--	2.1	3.1	mA
C2		I_{DD2}	$f_{HRCCLK} = 10\text{ MHz}$ $V_{DD30} = 3.0\text{ V}$ 、 $V_{DD18} = 1.8\text{ V}$ [$f_{SYSCLK} = f_{HRCCLK}$]	--	2.1	3.0	
C3		I_{DD3}	$f_{HRCCLK} = 8\text{ MHz}$ $V_{DD30} = 3.0\text{ V}$ 、 $V_{DD18} = 1.8\text{ V}$ [$f_{SYSCLK} = f_{HRCCLK}$]	--	1.72	2.5	
C4		I_{DD4}	$f_{HRCCLK} = 8\text{ MHz}$ $V_{DD30} = 3.0\text{ V}$ 、 $V_{DD18} = 1.8\text{ V}$ [$f_{SYSCLK} = f_{HRCCLK}/2$]	--	0.94	1.5	
C5 *14		I_{DD5}	$f_{HOSCCLK} = 4\text{ MHz}$ $V_{DD30} = 3.0\text{ V}$ 、 $V_{DD18} = 1.8\text{ V}$ [$f_{SYSCLK} = f_{HOSCCLK}$]	--	0.84	1.3	
C6		I_{DD6}	$f_{HRCCLK} = 1\text{ MHz}$ $V_{DD30} = 3.0\text{ V}$ 、 $V_{DD18} = 1.3\text{ V}$ [$f_{SYSCLK} = f_{HRCCLK}$]	--	0.22	0.36	
C7		I_{DD7}	$f_{SOSCCLK} = 32.768\text{ kHz}$ $V_{DD30} = 3.0\text{ V}$ 、 $V_{DD18} = 1.1\text{ V}$ [$f_{SYSCLK} = f_{SOSCCLK}$]	--	5.6	9.5	μA
C8			$f_{SRCCLK} = 40\text{ kHz}$ $V_{DD30} = 3.0\text{ V}$ 、 $V_{DD18} = 1.1\text{ V}$ [$f_{SYSCLK} = f_{SRCCLK}$]	--	6.7	11.6	

*14 MN101LR02D は非該当

C.DC 特性

$V_{SS} = 0\text{ V}$
 $T_a = -40 \sim +85$

項目	略号	条件	定格			単位
			MIN	TYP	MAX	
C9	I_{DD9}	HALT0 モード $f_{HRCLK} = 8\text{ MHz}$ $V_{DD30} = 3.0\text{ V}$ 、 $V_{DD18} = 1.8\text{ V}$	--	0.24	0.33	mA
C10	I_{DD10}	HALT2 モード $f_{SOSCCLK} = 32.768\text{ kHz}$ $V_{DD30} = 3.0\text{ V}$ 、 $V_{DD18} = 1.1\text{ V}$ $T_a = 25$ (HOSCCLK/HRCCLK/SRCCLK 停止)	--	0.2	0.4	μA
C11	I_{DD11}	HALT3 モード $f_{SOSCCLK} = 32.768\text{ kHz}$ $V_{DD30} = 3.0\text{ V}$ 、 $V_{DD18} = 1.1\text{ V}$ $T_a = 25$ 、HALTMOD = 1 (HOSCCLK/HRCCLK/SRCCLK 停止)	--	0.5	0.7	
C12	I_{DD12}	HALT3 モード $f_{SOSCCLK} = 32.768\text{ kHz}$ $V_{DD30} = 3.0\text{ V}$ 、 $V_{DD18} = 1.1\text{ V}$ $T_a = 85$ 、HALTMOD = 1 (HOSCCLK/HRCCLK/SRCCLK 停止)	--	--	2.9	
C13	I_{DD13}	$V_{DD30} = 3.0\text{ V}$ 、 $V_{DD18} = 1.1\text{ V}$ $T_a = 25$ (HOSCCLK/HRCCLK/ SOSCCLK/SRCCLK 停止)	--	0.06	0.24	
C14	I_{DD14}	$V_{DD30} = 3.0\text{ V}$ 、 $V_{DD18} = 1.1\text{ V}$ $T_a = 85$ (HOSCCLK/HRCCLK/ SOSCCLK/SRCCLK 停止)	--	--	2.6	

*13 $T_a = 25$ 、無負荷状態、アナログ部はすべてパワーダウン状態で測定します。
(プルアップ抵抗・プルダウン抵抗は未接続です。)

動作時電源電流 $I_{DD1,5}$ は、全入出力端子を入力モードに、Logic 供給電圧 $V_{DD18} = 1.8\text{ V}$ 、発振モードを NORMAL モード (外部発振) に設定後、入力端子を V_{DD30} レベルに固定し、OSC1 端子より V_{DD30} 、 V_{SS} 電位を振幅とする 10/4 MHz の矩形波を入力して測定します。

動作時電源電流 $I_{DD2,3,4}$ は、全入出力端子を入力モードに、Logic 供給電圧 $V_{DD18} = 1.8\text{ V}$ 、発振モードを NORMAL モード (内蔵高速発振 10/8 MHz) に設定後、入力端子を V_{DD30} レベルに固定して測定します。

動作時電源電流 I_{DD6} は、全入出力端子を入力モードに、Logic 供給電圧 $V_{DD18} = 1.3\text{ V}$ 、発振モードを NORMAL モード (内蔵高速発振 1 MHz) に設定後、入力端子を V_{DD30} レベルに固定して測定します。

動作時電源電流 I_{DD7} は、全入出力端子を入力モードに、Logic 供給電圧 $V_{DD18} = 1.1\text{ V}$ 、発振モードを SLOW モード (外部発振) に設定後、入力端子を V_{DD30} レベルに固定し、XI 端子より V_{DD11} 、 V_{SS} 電位を振幅とする 32.768 kHz の矩形波を入力して測定します。

動作時電源電流 I_{DD8} は、全入出力端子を入力モードに、Logic 供給電圧 $V_{DD18} = 1.1\text{ V}$ 、発振モードを SLOW モード (内蔵低速発振 40 kHz) に設定後、入力端子を V_{DD30} レベルに固定して測定します。

HALT 時電源電流 I_{DD9} は、全入出力端子を入力モードに、発振モードを HALT0 モード (内蔵高速発振) に設定後、入力端子を V_{DD30} レベルに固定して測定します。

HALT 時電源電流 I_{DD10} は、全入出力端子を入力モードに、発振モードを HALT2 モード (外部低速発振) に設定後、入力端子を V_{DD30} レベルに固定し、XI 端子より V_{DD11} 、 V_{SS} 電位を振幅とする 32.768 kHz の矩形波を入力して測定します。

HALT 時電源電流 $I_{DD11,12}$ は、全入出力端子を入力モードに、発振モードを HALT3 モード (外部低速発振) に設定後、入力端子を V_{DD30} レベルに固定し、XI 端子より V_{DD11} 、 V_{SS} 電位を振幅とする 32.768 kHz の矩形波を入力して測定します。

ストップ時電源電流 $I_{DD13,14}$ は、Logic 供給電圧 $V_{DD18} = 1.1\text{ V}$ 、発振モードを STOP モードに設定後、入力端子を V_{DD30} レベルに固定し、OSC1 および XI 端子を開放して測定します。

$V_{DD30} = V_{RSTL} \sim 3.6\text{ V}$ $V_{SS} = 0\text{ V}$
オートリセット機能未使用時は $V_{RSTL} = 1.1\text{ V}$
 $T_a = -40 \sim +85$

項目	略号	条件	定 格			単位		
			MIN	TYP	MAX			
入力端子 1 NATRON (シュミット入力)								
C15	入力電圧ハイレベル	V_{IH1}	$0.8V_{DD30}$	--	V_{DD30}	V		
C16	入力電圧ローレベル	V_{IL1}	0	--	$0.2V_{DD30}$			
C17	入力リーク電流	I_{LK1}	$V_I = 0\text{ V} \sim V_{DD30}$		± 1	μA		
入力端子 2 DMOD (シュミット入力)								
C18	入力電圧ハイレベル	V_{IH2}	$0.8V_{DD30}$	--	V_{DD30}	V		
C19	入力電圧ローレベル	V_{IL2}	0	--	$0.2V_{DD30}$			
C20	プルダウン抵抗	I_{RL2}	$V_{DD30} = 3.0\text{ V}$ 、 $V_I = V_{DD30}$		30	100	300	$\text{k}\Omega$
入出力端子 3 (シュミット入力) MN101LR05D: P10 ~ P17, P80 ~ P85 MN101LR04D: P12 ~ P17, P80 ~ P85 MN101LR03D: P12 ~ P15, P80 ~ P85 MN101LR02D: P13 ~ P15								
C21	入力電圧ハイレベル	V_{IH3}	$0.8V_{DD30}$	--	V_{DD30}	V		
C22	入力電圧ローレベル	V_{IL3}	0	--	$0.2V_{DD30}$			
C23	入力リーク電流	I_{LK3}	$V_I = 0\text{ V} \sim V_{DD30}$		± 1	μA		
C24	プルアップ抵抗	I_{RH3}	$V_{DD30} = 3.0\text{ V}$ 、 $V_I = V_{SS}$ プルアップ抵抗 ON		30	100	300	$\text{k}\Omega$
C25	出力電圧ハイレベル	V_{OH3}	$V_{DD30} = 3.0\text{ V}$ 、 $I_{OH} = -2.0\text{ mA}$		2.4	--	--	V
C26	出力電圧ローレベル	V_{OL3}	$V_{DD30} = 3.0\text{ V}$ 、 $I_{OL} = 2.0\text{ mA}$		--	--	0.4	
入出力端子 4 (シュミット入力) MN101LR05D: P00 ~ P07, P20 ~ P26, P30 ~ P37, P40 ~ P47, P50 ~ P57, P60 ~ P67, P70 ~ P77 MN101LR04D: P02 ~ P07, P20, P21, P26, P30 ~ P37, P40 ~ P47, P50, P55 ~ P57, P60 ~ P67, P70 ~ P73 MN101LR03D: P04, P05, P26, P30 ~ P37, P40 ~ P44, P55 ~ P57, P60 ~ P63, P70 ~ P73 MN101LR02D: P04 ~ P06, P34 ~ P37, P40 ~ P44, P55 ~ P57, P64 ~ P67								
C27	入力電圧ハイレベル	V_{IH4}	$0.8V_{DD30}$	--	V_{DD30}	V		
C28	入力電圧ローレベル	V_{IL4}	0	--	$0.2V_{DD30}$			
C29	入力リーク電流	I_{LK4}	$V_I = 0\text{ V} \sim V_{DD30}$		± 1	μA		
C30	プルアップ抵抗	I_{RH4}	$V_{DD30} = 3.0\text{ V}$ 、 $V_I = V_{SS}$ プルアップ抵抗 ON		30	100	300	$\text{k}\Omega$
C31	出力電圧ハイレベル	V_{OH4}	$V_{DD30} = 3.0\text{ V}$ 、 $I_{OH} = -2.0\text{ mA}$		2.4	--	--	V
C32	出力電圧ローレベル 1	V_{OL41}	$V_{DD30} = 3.0\text{ V}$ 、 $I_{OL} = 2.0\text{ mA}$ 大電流出力 OFF		--	--	0.4	
C33	出力電圧ローレベル 2	V_{OL42}	$V_{DD30} = 3.0\text{ V}$ 、 $I_{OL} = 8.0\text{ mA}$ 大電流出力 ON		--	--	0.4	

$V_{DD30} = V_{RSTL} \sim 3.6 \text{ V}$ $V_{SS} = 0 \text{ V}$
オートリセット機能未使用時は $V_{RSTL} = 1.1 \text{ V}$
 $T_a = -40 \sim +85$

項目	略号	条件	定格			単位		
			MIN	TYP	MAX			
入力端子 5 P27(NRST) (シュミット入力)								
C34	入力電圧ハイレベル	V_{IH5}	$0.8V_{DD30}$	--	V_{DD30}	V		
C35	入力電圧ローレベル	V_{IL5}	0	--	$0.15V_{DD30}$			
C36	プルアップ抵抗	I_{RH5}	$V_{DD30} = 3.0 \text{ V}$ 、 $V_I = V_{SS}$ プルアップ抵抗内蔵		30	100	300	k Ω
表示出力端子 1 MN101LR05D: COMO ~ COM7 (V_{LC1} 、 V_{SS} 、電圧出力時) MN101LR04D: COMO ~ COM3 (V_{LC1} 、 V_{SS} 、電圧出力時) MN101LR03D: COMO ~ COM3 (V_{LC1} 、 V_{SS} 、電圧出力時) MN101LR02D: -								
C37	出力波形電位差レベル	V_{OCM}	$V_{DD30} = V_{LC1} = 3.0 \text{ V}$ $I_{COM} = 10 \mu\text{A}$	--	--	0.6	V	
表示出力端子 2 MN101LR05D: SEG0 ~ SEG42 (V_{LC1} 、 V_{SS} 、電圧出力時) MN101LR04D: SEG0 ~ SEG30 (V_{LC1} 、 V_{SS} 、電圧出力時) MN101LR03D: SEG0 ~ SEG20 (V_{LC1} 、 V_{SS} 、電圧出力時) MN101LR02D: -								
C38	出力波形電位差レベル	V_{OSG}	$V_{DD30} = V_{LC1} = 3.0 \text{ V}$ $I_{SEG} = 2 \mu\text{A}$	--	--	0.6	V	
LCD 昇圧出力端子 1 MN101LR05D: VLC1, VLC2, VLC3 (VLC3 基準電圧出力からの 3 倍昇圧) MN101LR04D: VLC1, VLC2, VLC3 (VLC3 基準電圧出力からの 3 倍昇圧) MN101LR03D: VLC1, VLC2, VLC3 (VLC3 基準電圧出力からの 3 倍昇圧) MN101LR02D: -								
C39	出力電圧	V_{LC1}	$V_{DD30} = V_{RSTL} \sim 3.0 \text{ V}$ $V_{LC3} = 1.0 \text{ V}$ 、 $T_a = 25$ LCD 表示 OFF、SEG/COM 無負荷 LCD 昇圧クロック = 125 kHz	2.7	3.0	3.3	V	
C40		V_{LC2}		1.8	2.0	2.2		
C41		V_{LC3}		0.9	1.0	1.1		

1.5.4 A/Dコンバータ特性

D. A/Dコンバータ特性 *15

$V_{DD30} = 3.0\text{ V}$ $V_{SS} = 0\text{ V}$
 $T_a = -40 \sim +85$

項目	略号	条件	定格			単位	
			MIN	TYP	MAX		
D1	分解能	RSL	--	--	12	Bits	
D2	非直線性誤差	INL	--	--	± 4	LSB	
D3	微分直線性誤差	DNL	--	--	± 3		
D4	ゼロ トランジション電圧	E_{ZS}	--	10	30	mV	
D5	フルスケール トランジション電圧	E_{FS}	2970	2990	--		
D6	AD変換時間	t_{CV}	$f_{SYSCLK} = 8\text{ MHz}$, $T_{AD} = 750\text{ ns}$	15.38	--	--	μs
D7	サンプリング時間	t_S	$T_{AD} = 750\text{ ns}$	1.5	--	--	
D8	基準電圧	V_{REFP}	V_{REFP} V_{DD30}	1.8	--	V_{DD30}	V
D9	アナログ入力電圧	V_{AIN}		V_{SS}	--	V_{REFP}	
D10	アナログ入力リーク電流	I_{AINL}	チャンネルオフ時 $V_{ADIN} = 0\text{ V} \sim V_{DD30}$	--	--	± 1	μA

*15 T_{AD} はA/D変換クロック周期を示します。

D2～D5の規格値は、 $V_{DD30} = V_{REFP} = 3.0\text{ V}$ 、 $V_{SS} = 0\text{ V}$ の条件での保証とします。

1.5.5 リセット/電源電圧検知特性

E. リセット / 電源電圧検知特性

$V_{DD30} = V_{RSTL} \sim 3.6 \text{ V}$ $V_{SS} = 0 \text{ V}$
 オートリセット機能未使用時は $V_{RSTL} = 1.1 \text{ V}$
 $T_a = -40 \sim +85$

項目	略号	条件	定 格			単位	
			MIN	TYP	MAX		
リセット							
E1	動作電源電圧	V_{DD3}	オートリセット使用時	V_{RSTL}	--	3.6	V
E2	オートリセット 検知電圧	V_{RSTH}	$V_{DD30} = \text{"L"} \rightarrow \text{"H"}$	1.10	1.23	1.35	
E3		V_{RSTL}	$V_{DD30} = \text{"H"} \rightarrow \text{"L"}$	1.10	1.18	1.30	
E4	電圧立上げ傾き	SL_{VDD30}		--	--	1.0	V/ms
電源電圧検知							
E5	電源検知電圧	V_{LVI}		1.00	1.10	1.20	V
				1.05	1.15	1.25	
				1.10	1.20	1.30	
				1.15	1.25	1.35	
				1.20	1.30	1.40	
				1.25	1.35	1.45	
				1.30	1.40	1.50	
				1.40	1.50	1.60	
				1.50	1.60	1.70	
				1.60	1.70	1.80	
				1.70	1.80	1.90	
				1.80	1.90	2.00	
				1.90	2.00	2.10	
				2.00	2.10	2.20	
				2.10	2.20	2.30	
				2.20	2.30	2.40	
2.30	2.40	2.50					
2.40	2.50	2.60					
2.50	2.60	2.70					
2.60	2.70	2.80					
2.70	2.80	2.90					
2.80	2.90	3.00					

1.5.6 ReRAM プログラム条件

F. ReRAM プログラム条件

$V_{DD30} = 1.8 \text{ V} \sim 3.6 \text{ V}$ $V_{SS} = 0 \text{ V}$
 $T_a = -40 \sim +85$

項目	略号	条件	定 格			単位
			MIN	TYP	MAX	
F1	プログラム電源電圧	V_{DDEW}	1.8	--	3.6	V
F2	書換え保証回数 *16	NUM_{w1}	1000	--	--	回
		NUM_{w2}	100000	--	--	
F3	データ保持期間	T_{HOLD}	10	--	--	年

*16 書換え回数は、バイト単位で管理します。

1.6 外形寸法図

パッケージコード: TQFP080-P-1212

単位: mm

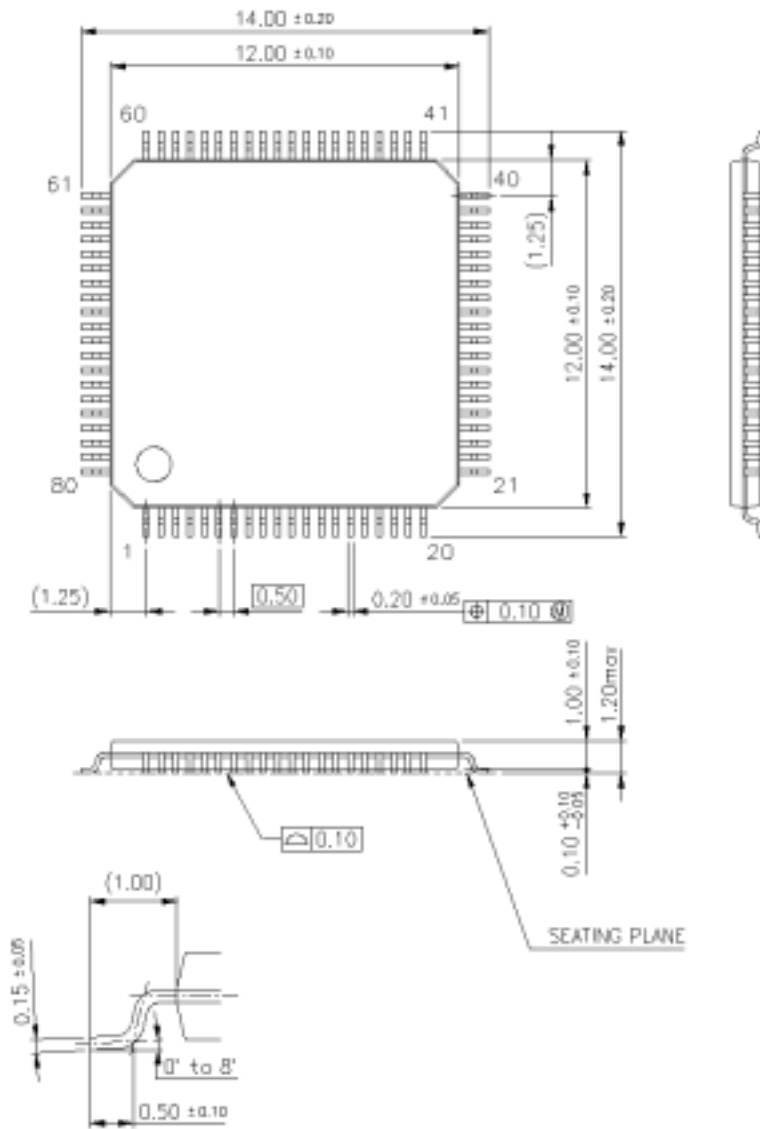


図1.6.1 80ピンTQFP外形寸法図

パッケージコード: TQFP064-P-1010

単位: mm

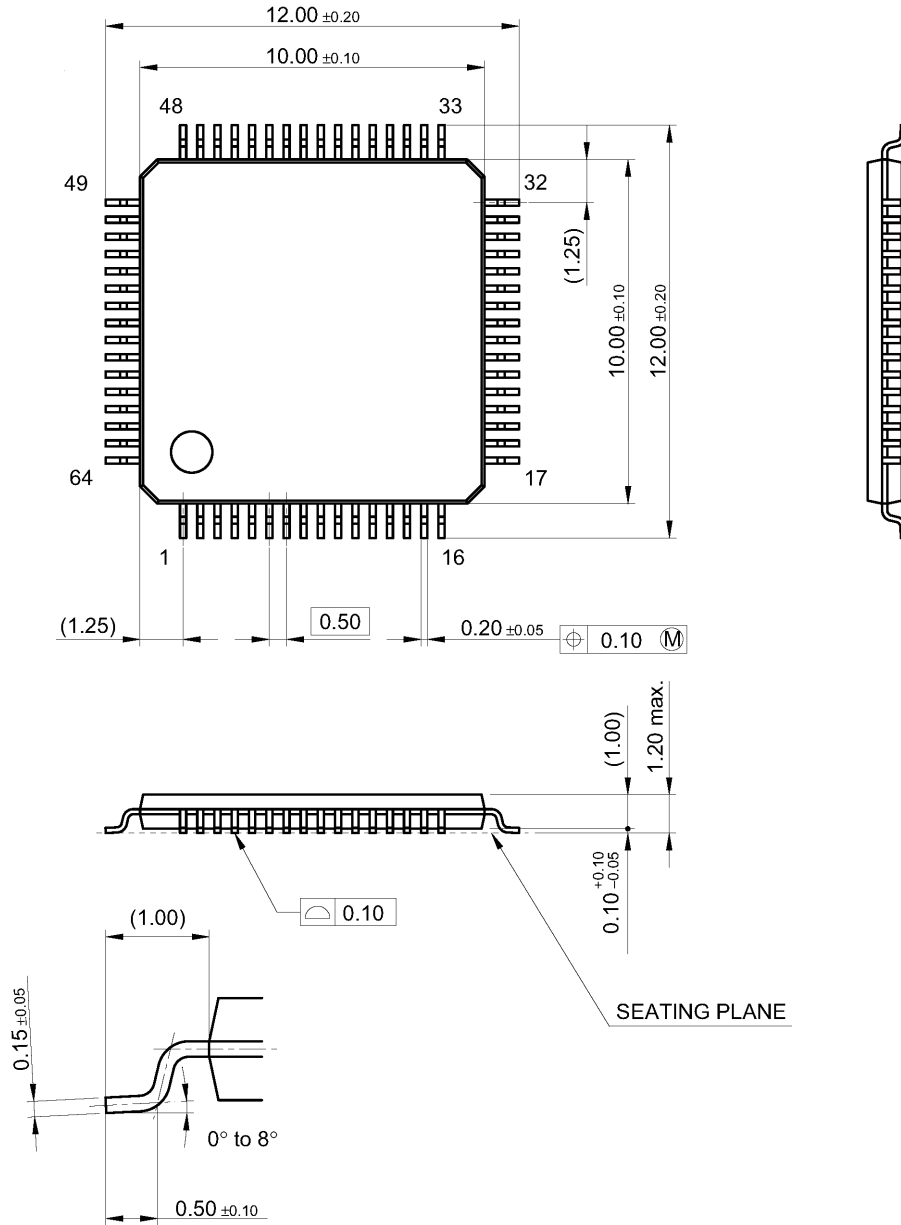


図1.6.2 64ピンTQFP外形寸法図

パッケージコード: TQFP048-P-0707

単位: mm

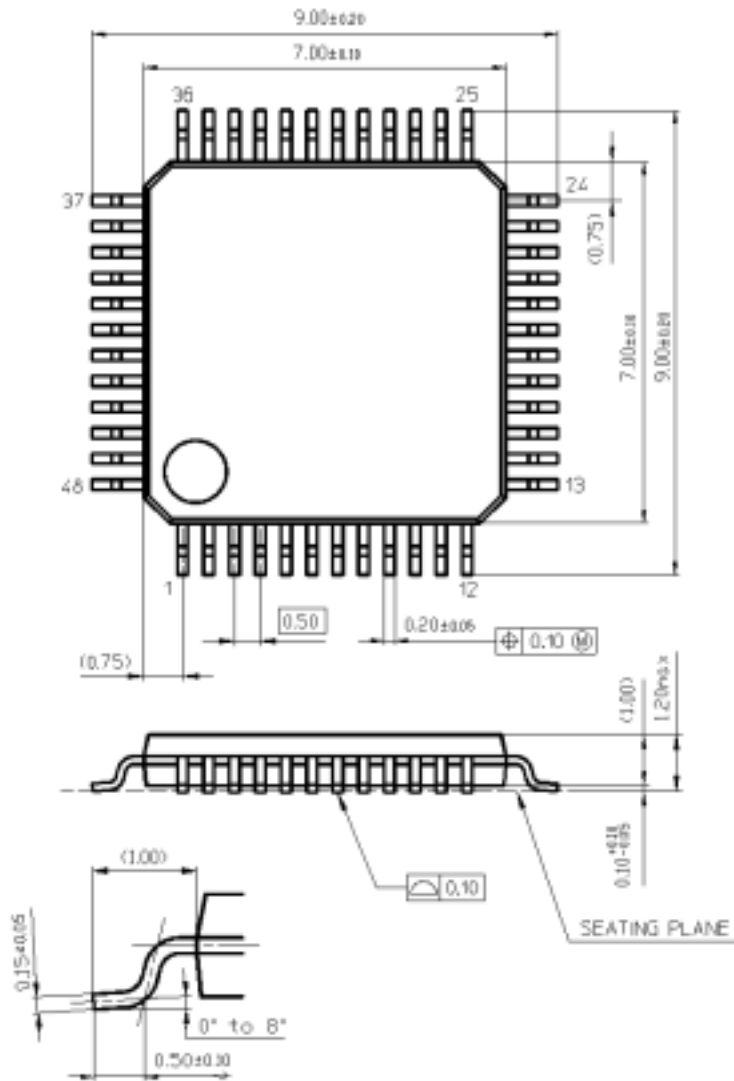


図1.6.3 48ピンTQFP外形寸法図

パッケージコード: HQFN032-A-0505

単位: mm

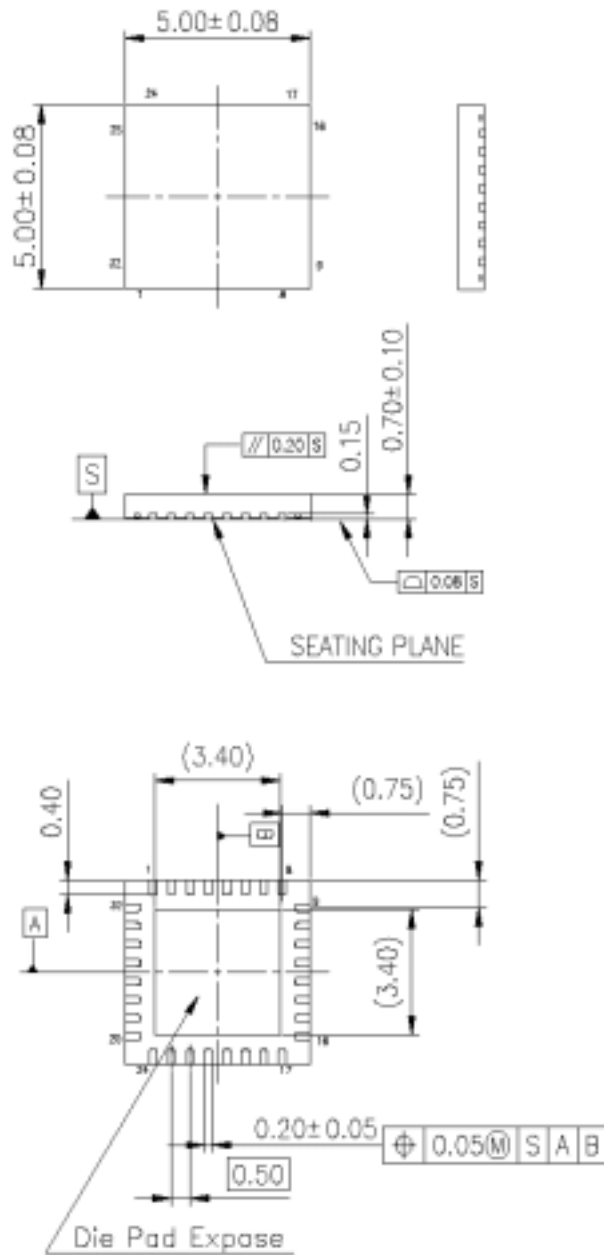


図1.6.4 32ピンHQFN外形寸法図



パッケージ外形寸法図は変更の可能性がありますので、ご使用の際は弊社営業所まで製品規格をお求めください。

本書に記載の技術情報および半導体のご使用にあたってのお願いと注意事項

- (1) 本書に記載の製品および技術情報を輸出または非居住者に提供する場合は、当該国における法令、特に安全保障輸出管理に関する法令を遵守してください。
- (2) 本書に記載の技術情報は、製品の代表特性および応用回路例などを示したものであり、それをもってパナソニック株式会社、ヌヴォトンテクノロジージャパン株式会社または他社の知的財産権もしくはその他の権利の許諾を意味するものではありません。したがって、上記技術情報のご使用に起因して第三者所有の権利にかかわる問題が発生した場合、当社はその責任を負うものではありません。
- (3) 本書に記載の製品は、一般用途(事務機器、通信機器、計測機器、家電製品など)、もしくは、本書に個別に記載されている用途に使用されることを意図しております。
特別な品質、信頼性が要求され、その故障や誤動作が直接人命を脅かしたり、人体に危害を及ぼす恐れのある用途 — 特定用途(車載機器、航空・宇宙用、輸送機器、交通信号機器、燃焼機器、医療機器、安全装置など)でのご使用を想定される場合は事前に当社営業窓口までご相談の上、使用条件等に関して別途、文書での取り交わしをお願いします。文書での取り交わしなく使用されたことにより発生した損害などについては、当社は一切の責任を負いません。
- (4) 本書に記載の製品および製品仕様は、改良などのために予告なく変更する場合がありますのでご了承ください。したがって、最終的な設計、ご購入、ご使用に際しましては、事前に最新の製品規格書または仕様書をお求め願ひ、ご確認ください。
- (5) 設計に際しては、絶対最大定格、動作保証条件(動作電源電圧、動作環境等)の範囲内でご使用いただきますようお願いいたします。特に絶対最大定格に対しては、電源投入および遮断時、各種モード切替時などの過渡状態においても、超えることのないように十分にご検討をお願いいたします。保証値を超えてご使用された場合、その後発生した機器の故障、欠陥については当社として責任を負いません。
また、保証値内のご使用であっても、半導体製品について通常予測される故障発生率、故障モードをご考慮の上、当社製品の動作が原因でご使用機器が人身事故、火災事故、社会的な損害などを生じさせない冗長設計、延焼対策設計、誤動作防止設計などのシステム上の対策を講じていただきますようお願いいたします。
- (6) 製品取扱い時、実装時およびお客様の工程内における外的要因(ESD、EOS、熱的ストレス、機械的ストレス)による故障や特性変動を防止するために、使用上の注意事項の記載内容を守ってご使用ください。分解後や実装基板から取外し後に再実装された製品に対する品質保証は致しません。
また、防湿包装を必要とする製品は、保存期間、開封後の放置時間など、個々の仕様書取り交わしの折に取り決めた条件を守ってご使用ください。
- (7) 本書に記載の製品を他社へ許可なく転売され、万が一転売先から何らかの請求を受けた場合、お客様においてその対応をご負担いただきますことをご了承ください。
- (8) 本書の一部または全部を当社の文書による承諾なしに、転載または複製することを堅くお断りいたします。