

□ MN101E16 シリーズ

形名	MN101E16K	MN101E16M	MN101E16Y	MN101EF16K	MN101EF16Z
内蔵 ROM タイプ	マスク ROM			FLASH	
ROM (バイト)	256K	384K		256K	512K
RAM (バイト)	12K	20K		16K	30K
パッケージ (鉛フリー)	LQFP100-P-1414, QFP100-P-1818B	QFP100-P-1818B	QFP100-P-1818B (開発中)	LQFP100-P-1414, QFP100-P-1818B	QFP100-P-1818B
最小命令実行時間	0.0588 μ s (2.7 V ~ 3.6 V, 17 MHz 時, PLL 内蔵 (2, 4, 8 通倍)) 0.1 μ s (2.7 V ~ 3.6 V, 20 MHz 時) 30.6 μ s (2.7 V ~ 3.6 V, 32.768 kHz 時)				

■ 割込み

RESET. ウォッチドッグ. 外部 0 ~ 5. タイマ 0 ~ 3. タイマ 6. タイマ 7 (2 系統). タイマ A ~ E. タイムベース. シリアル 0 (2 系統). シリアル 1 (2 系統). シリアル 2. シリアル 3 (2 系統). シリアル 4 (2 系統). 自動転送終了 (2 系統). A/D 変換終了. キー割込み

■ タイマカウンタ

8 ビットタイマ \times 10

- タイマ 0..... 方形波 /8 ビット PWM 出力. イベントカウンタ. パルス幅測定. リアルタイム出力制御
- タイマ 1..... 方形波出力. イベントカウンタ. 同期出力イベント. 16 ビットカスケード接続
- タイマ 2..... 方形波 /8 ビット PWM 出力. イベントカウンタ. 同期出力イベント. パルス幅測定. リアルタイム出力制御. シリアルポーレートタイマ
- タイマ 3..... 方形波出力. イベントカウンタ. シリアルポーレートタイマ
- タイマ 6..... 8 ビットフリーランタイマ. タイムベースタイマ
- タイマ A, B, C, D, E
- タイマ 0, 1 はカスケード接続可能
- タイマ 0, 1, 2 はカスケード接続可能
- タイマ 2, 3 はカスケード接続可能
- タイマ 0, 1, 2, 3 はカスケード接続可能

16 ビットタイマ \times 1

- タイマ 7..... 方形波 /16 ビット PWM 出力 (周期 / デューティ連続可変). イベントカウンタ. 同期出力イベント. パルス幅測定. インプットキャプチャ

タイムベースタイマ: 一分計設定

ウォッチドッグタイマ \times 1

■ シリアルインタフェース

- 同期式 /UART (全二重) \times 3: シリアル 0, 1, 4
- 同期式 /シングルマスタ PC \times 1: シリアル 2
- 同期式 /PC \times 1: シリアル 3

■ DMA コントローラ

- チャンネル数: 2 チャンネル
- 最大転送回数: 255 回
- 起動要因: 外部リクエスト. 各種割込み. ソフトウェア
- 転送モード: 1 バイト転送. 1 ワード転送. バースト転送

■ I/O

- 入出力 22: (5 V I/F ポート) 兼用. プルアップ抵抗指定可. 入出力切換可 (ビット単位)
- 62: (3 V I/F ポート) 兼用. プルアップ抵抗指定可. 入出力切換可 (ビット単位)
- 1: (3 V I/F ポート) 兼用

■ A/D コンバータ

10 ビット \times 8 チャンネル (S/H 有)

■ 特殊ポート

ブザー出力. 大電流駆動ポート

■ ROM コレクション

修正アドレス指定: 7 アドレスまで指定可能

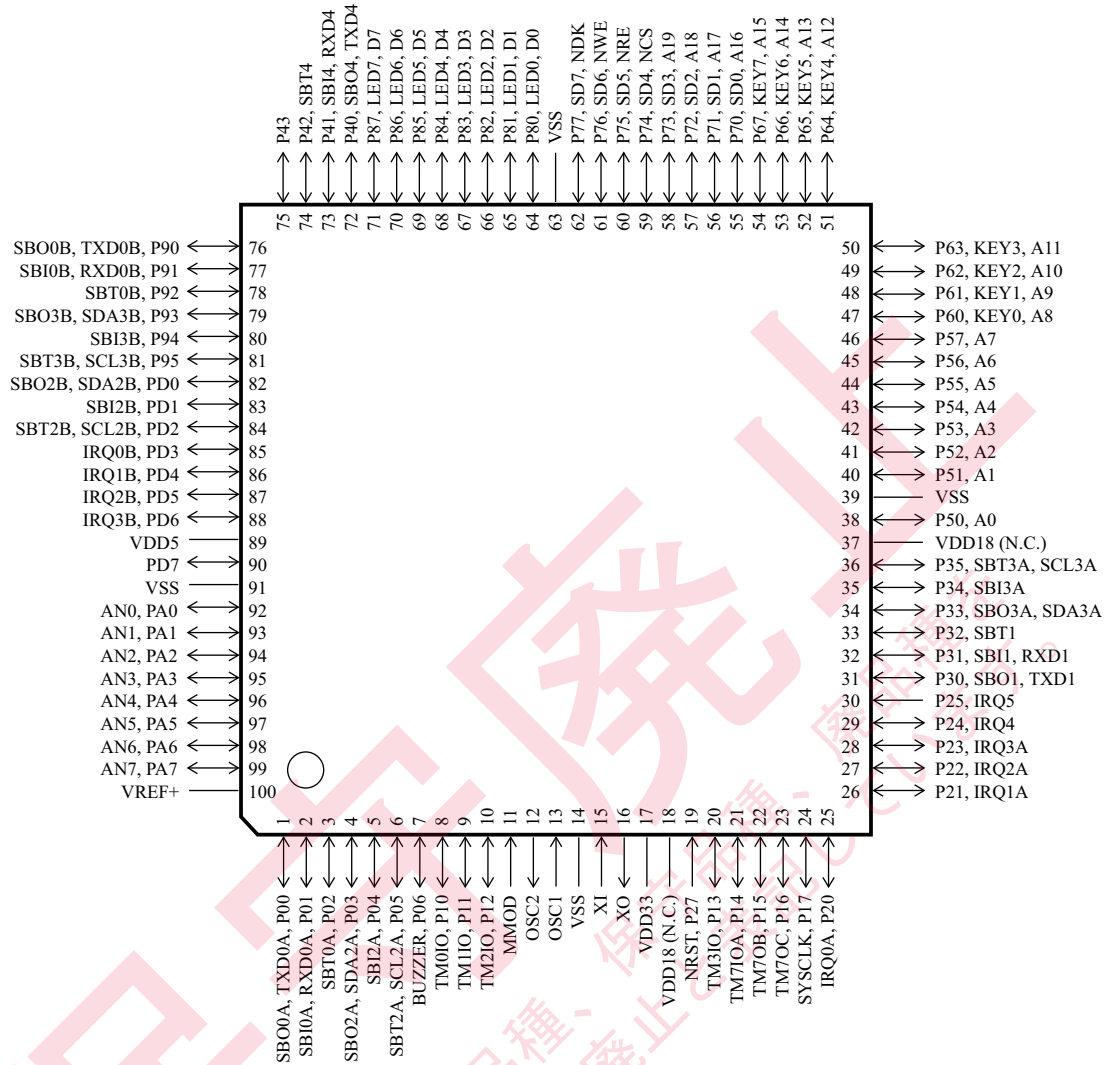
■ 開発ツール

エミュレータ

MN101E16K, MN101E16M, MN101E16Y, MN101EF16K, MN101EF16Z □

■ 端子配置図

LQFP100-P-1414, QFP100-P-1818B



注) ()内は MN101E16M

Pin 1 ~ Pin 75: VDD33 = 2.7 V ~ 3.6 V

Pin 76 ~ Pin 100: VDD5 = VDD33 ~ 5.5 V

本書に記載の技術情報および半導体のご使用にあたってのお願いと注意事項

- (1) 本書に記載の製品および技術情報を輸出または非居住者に提供する場合は、当該国における法令、特に安全保障輸出管理に関する法令を遵守してください。
- (2) 本書に記載の技術情報は、製品の代表特性および応用回路例などを示したものであり、それをもってパナソニック株式会社または他社の知的財産権もしくはその他の権利の許諾を意味するものではありません。したがって、上記技術情報のご使用に起因して第三者所有の権利にかかわる問題が発生した場合、当社はその責任を負うものではありません。
- (3) 本書に記載の製品は、標準用途 — 一般電子機器(事務機器、通信機器、計測機器、家電製品など)に使用されることを意図しております。
特別な品質、信頼性が要求され、その故障や誤動作が直接人命を脅かしたり、人体に危害を及ぼす恐れのある用途 — 特定用途(航空・宇宙用、交通機器、燃焼機器、生命維持装置、安全装置など)にご使用をお考えのお客様および当社が意図した標準用途以外にご使用をお考えのお客様は、事前に当社営業窓口までご相談願います。
- (4) 本書に記載の製品および製品仕様は、改良などのために予告なく変更する場合がありますのでご了承ください。したがって、最終的な設計、ご購入、ご使用に際しましては、事前に最新の製品規格書または仕様書をお求め願ひ、ご確認ください。
- (5) 設計に際しては、絶対最大定格、動作保証条件(動作電源電圧、動作環境等)の範囲内でご使用いただきますようお願いいたします。特に絶対最大定格に対しては、電源投入および遮断時、各種モード切替時などの過渡状態においても、超えることのないように十分なご検討をお願いいたします。保証値を超えてご使用された場合、その後に発生した機器の故障、欠陥については当社として責任を負いません。
また、保証値内のご使用であっても、半導体製品について通常予測される故障発生率、故障モードをご考慮の上、当社製品の動作が原因でご使用機器が人身事故、火災事故、社会的な損害などを生じさせない冗長設計、延焼対策設計、誤動作防止設計などのシステム上の対策を講じていただきますようお願いいたします。
- (6) 製品取扱い時、実装時およびお客様の工程内における外的要因(ESD、EOS、熱的ストレス、機械的ストレス)による故障や特性変動を防止するために、使用上の注意事項の記載内容を守ってご使用ください。
また、防湿包装を必要とする製品は、保存期間、開封後の放置時間など、個々の仕様書取り交わしの折に決めた条件を守ってご使用ください。
- (7) 本書の一部または全部を当社の文書による承諾なしに、転載または複製することを堅くお断りいたします。