

薄膜チップ抵抗器

2020.2

高信頼性 薄膜チップ抵抗器

高耐久・高信頼性 薄膜チップ抵抗器



このカタログに記載している当社商品の技術情報および 商品のご使用にあたってのお願い・ご注意

- このカタログに記載されている商品を、特別な品質・信頼性が要求され、その故障や誤動作が直接人命を脅かしたり、人体に危害を及ぼす恐れのある用途（例：宇宙・航空機器、運輸・交通機器、燃焼機器、医療機器、防災・防犯機器、安全装置など）にお使いになる場合は、用途に合った仕様確認が必要となります。必ず事前に弊社窓口へご確認ください。
- 本カタログは部品単体での品質・性能を示すものです。ご使用に際しては、必ず貴社製品に実装された状態および実際の使用環境でご評価、ご確認ください。
- 用途の如何にかかわらず高い信頼性が求められる機器にお使いになる場合は、保護回路や冗長回路等を設けて機器の安全を図られると同時に、お客様において安全性のテストをされることをお勧めします。
- このカタログに記載されている商品および商品仕様は、改良のために予告無く変更する場合がありますのでご了承ください。したがって、最終的な設計、ご購入、ご使用に際しましては用途の如何にかかわらず、事前に最新かつなるべく仕様を詳細に説明している仕様書を請求され、ご確認ください。
- このカタログに記載されている技術情報は、商品の代表的動作・応用回路例などを示したものであり、当社、もしくは第三者の知的財産権を侵害していないことの保証または実施権の許諾を意味するものではありません。
- このカタログに記載されている商品・商品仕様・技術情報を輸出または非居住者に提供する場合は、当該国における法令、特に安全保障輸出管理に関する法令を遵守してください。

EU RoHS 指令／ REACH 規則の適合確認について

- 商品により、RoHS 指令／ REACH 規則対応時期は異なります。
- 在庫品をご使用の場合で、RoHS 指令／ REACH 規則対応可否が不明の場合は、弊社営業担当者へお問い合わせください。

■ AEC-Q200 準拠

「AEC-Q200 準拠」製品とは、AEC-Q200 で規定された評価試験条件の全部または一部を実施済みの製品になります。各製品の詳細な仕様や、具体的な評価試験の結果等については、当社へお問い合わせください。

また、ご注文に際しては、製品毎に納入仕様書の取り交わしをお願いします。

**本カタログの記載内容を逸脱して当社製品を使用された場合、
弊社は責任を負いかねますのでご了承ください。**

パナソニック抵抗器 85 年の歴史

パナソニックは、抵抗器の生産を開始してから 85 年以上にわたる歴史があります。「良い製品は良い部品から」という松下幸之助のモットーの元、1933 年（昭和 8 年）にラジオ受信機に使用する炭素皮膜抵抗器の生産を開始し、2013 年には累積生産個数が 2 兆個に達しました。

これは、一般的な 1608 サイズで試算して抵抗器を重ね合わせると、約 90 万 km で、月までの距離（約 39 万 3 千 km）を往復できます。



1966
福井松下
電器(株)設立

2003
生産累計
1 兆個達成

2018
生産開始
85 周年

1933
抵抗器
生産開始

1974
森田工場
竣工

2013
生産累計
2 兆個達成

パナソニックのチップ抵抗器 商品群

チップ抵抗器

厚膜タイプ

高機能品
抵抗ネットワーク品
汎用品

薄膜タイプ

高信頼性
ERA*A シリーズ

NEW
高耐久・高信頼性
ERA*V/K シリーズ

金属板タイプ

金属板チップ抵抗器



【アイコンの説明】

耐サージ : 過負荷電力への耐久性アップ

耐はんだクラック : 温度サイクル環境へのはんだクラックを抑制

耐硫化 : 硫化環境での抵抗値変動を抑制

高精度 : 抵抗値トータル公差を大幅に低減

低TCR : 温度変化による抵抗値変動を抑制

AEC-Q200 : AEC-Q200 に準拠
※一部例外あり

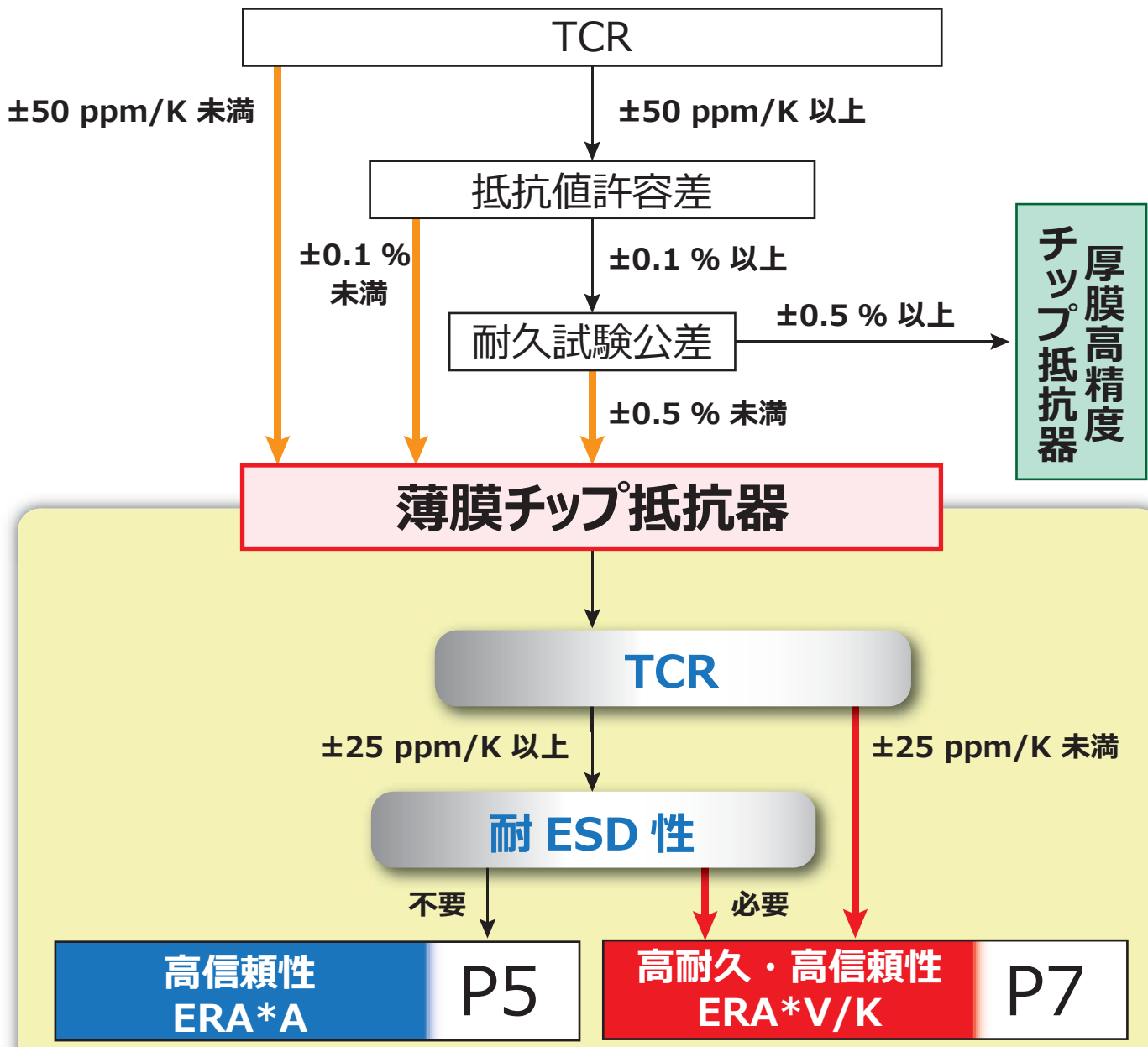
厚膜と薄膜のチップ抵抗器の使い分け

許容差・TCR マトリックス

TCR(ppm/K) \ 許容差 (%)	10	15	25	50	100	100 <
0.05					厚膜チップエリア	
0.1	ERA*V/K		ERA*A			
0.5						
1	薄膜チップエリア					
5						

※当社推奨の許容差・TCR の組み合わせ

チップ抵抗器、選択フローチャート



高信頼性 薄膜チップ抵抗器

高精度

低 TCR

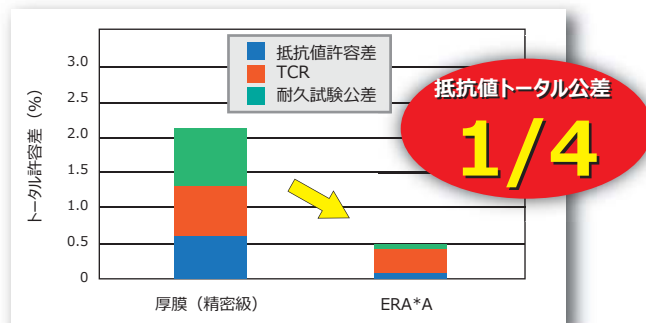
耐はんだ
クラック

AEC-
Q200

ERA*A シリーズ

厚膜精密級品より抵抗値トータル許容差を1/4以下に低減

- ✓ 抵抗値許容差 $\pm 0.1\%$
- ✓ TCR $\pm 25 \text{ ppm/K}$
- ✓ 耐久試験公差 $\pm 0.1\%$



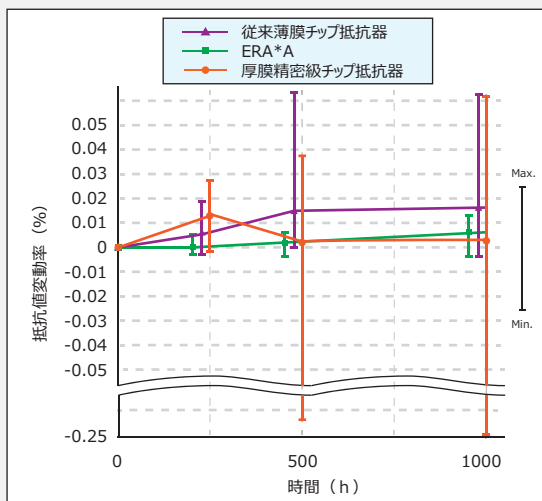
厚膜精密級より抵抗値トータル許容差を 1/4 に低減

1. 長期使用・温度変化でのセットの性能・信頼性低下を抑制
2. セットの設計余裕度アップによる設計コスト削減

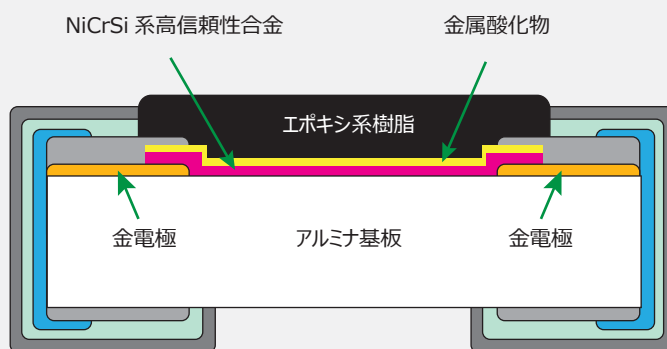
Point

独自のNiCrSi系-高信頼抵抗体材料及びスパッタ保護膜による抵抗体保護により高信頼性(耐久試験公差 $\pm 0.1\%$)を実現

- 耐湿負荷試験 (1 k Ω)
85℃、85%RH、定格負荷 1608 薄膜チップ抵抗器

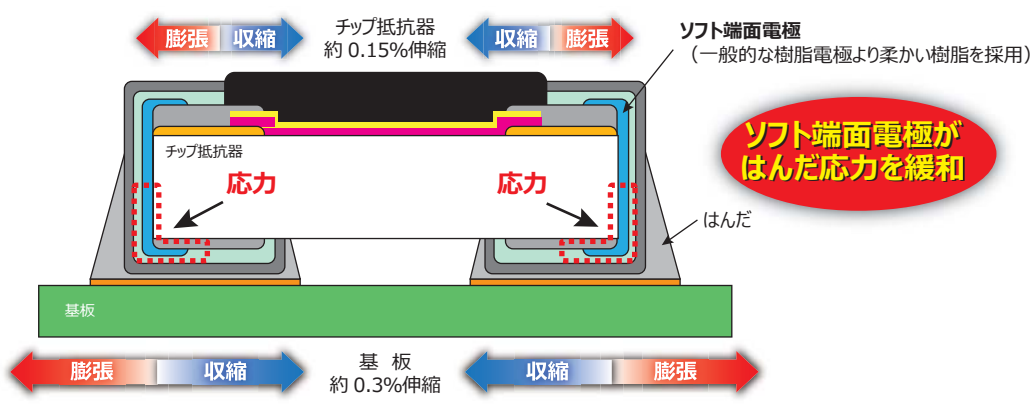


- 構造図



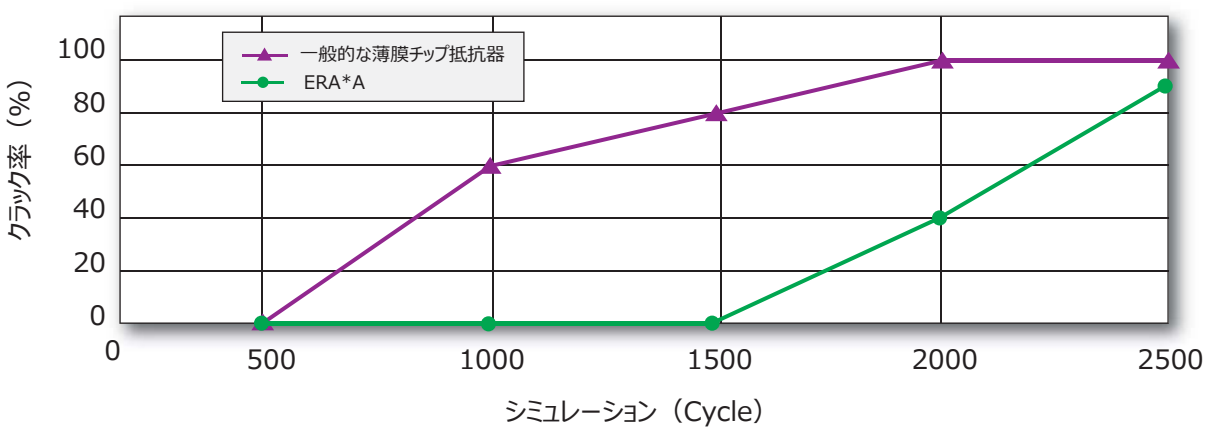


ソフト端面電極により優れた耐はんだクラック性を実現



[熱衝撃試験 (-55℃～155℃ 2500サイクル) はんだクラック率]

Cycle	500	1000	1500	2000	2500
一般的な 薄膜チップ 抵抗器	0 % 	60 % 	80 % 	100 % 	100 %
ERA*A	0 % 	0 % 	0 % 	40 % 	90 %



仕様

品番	サイズ (mm)	定格電力 (W)	最高使用電圧 (V)	抵抗値許容差 (%)	抵抗値範囲 (Ω)	TCR (×10 ⁻⁶ / K)	カテゴリ 温度範囲 (℃)	AEC-Q200
ERA1AEB	0603	0.05	25	± 0.1	100 ~ 10 k	± 25	-55 ~ 155	—
ERA2AEB	1005	0.063	50	± 0.1	47 ~ 100 k	± 25		Grade 1
ERA3AEB	1608	0.1	75	± 0.1	47 ~ 330 k	± 25		Grade 0
ERA6AEB	2012	0.125	100	± 0.1	47 ~ 1 M	± 25		
ERA8AEB	3216	0.25	150	± 0.1	47 ~ 1 M	± 25		

詳細は Web サイトへ



高信頼・高耐久性 薄膜チップ抵抗器

高精度

低TCR

耐はんだ
クラック

耐硫化

耐サージ

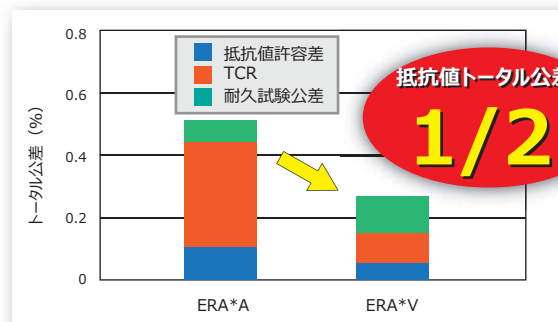
AEC-
Q200

ERA*V/K シリーズ



従来品*¹より高精度かつ長寿命を実現

- ✓ 抵抗値許容差 $\pm 0.05\%$
- ✓ TCR $\pm 10 \text{ ppm/K}$
- ✓ 耐久試験公差 $\pm 0.1\%$



従来品*¹に対し、トータル公差を更に半減、
過酷環境 (ESD・熱衝撃・硫化) でのロバスト性の向上

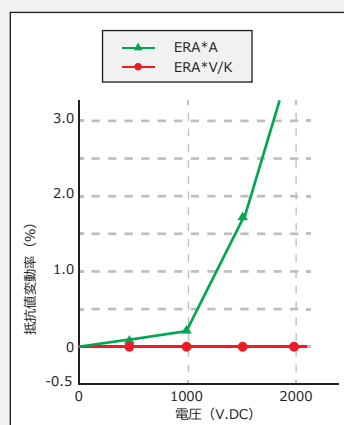
1. 高精度でセットの設計マージン・性能アップ
2. 過酷環境での信頼性アップ



Point 抵抗体パターンの電流集中防止 & 電界強度低減により耐ESD性アップ

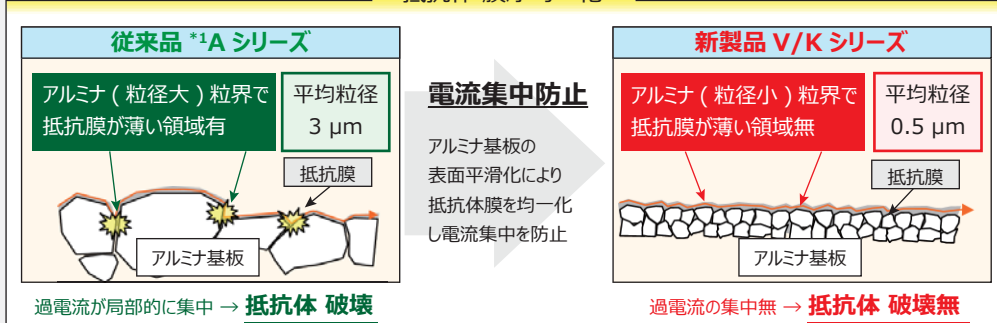
耐 ESD

- ESD 試験 (1 kV)
HBM : 150 pF、2 kV、 ± 5 回
1608 薄膜チップ抵抗器

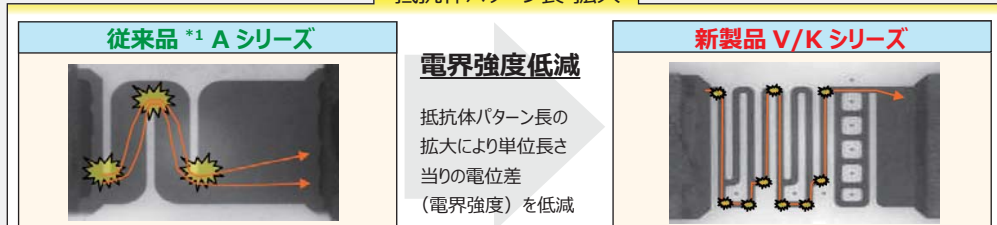


- ESD 耐性向上設計

抵抗体 膜厚均一化



抵抗体パターン長 拡大



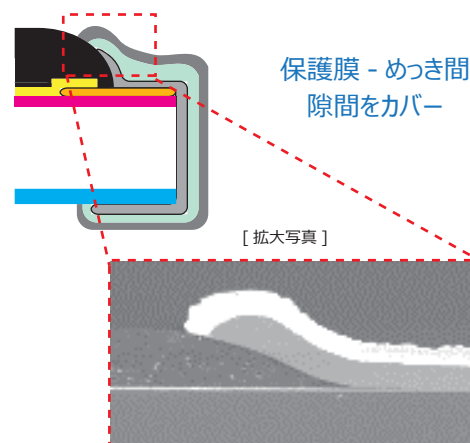
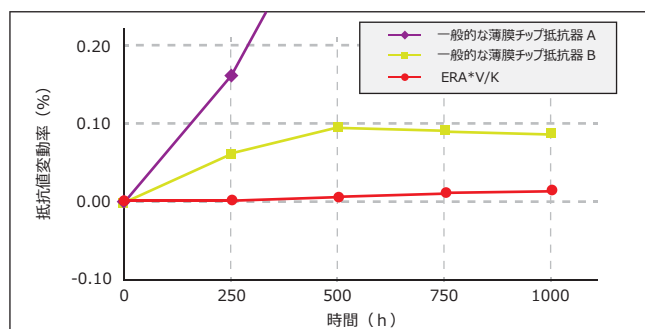


端面スパッタ電極導入による 保護膜-電極めっき隙間カバーにより耐硫化性アップ

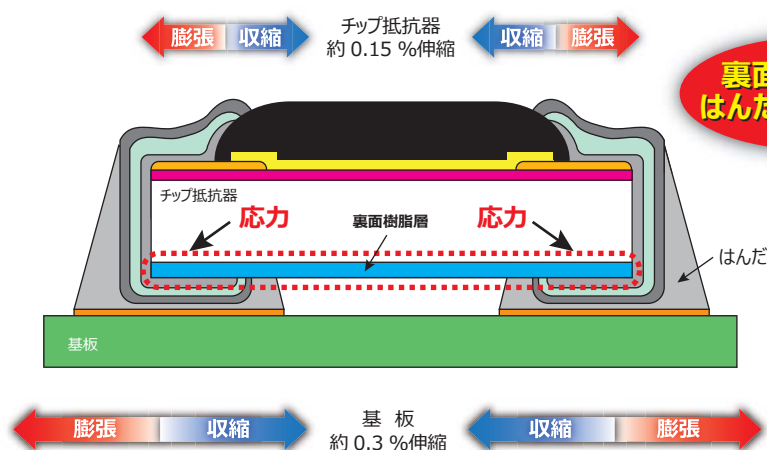
耐硫化性

● 硫化ガス試験

ASTM B809 : 105 °C 1608 薄膜チップ抵抗器



裏面樹脂層により優れた耐はんだクラック性を実現



裏面樹脂層が
はんだ応力を緩和

2500 cycle でのクラック率

ERA*V/K



50 %

一般的な
薄膜チップ抵抗器



100 %

■ 仕様

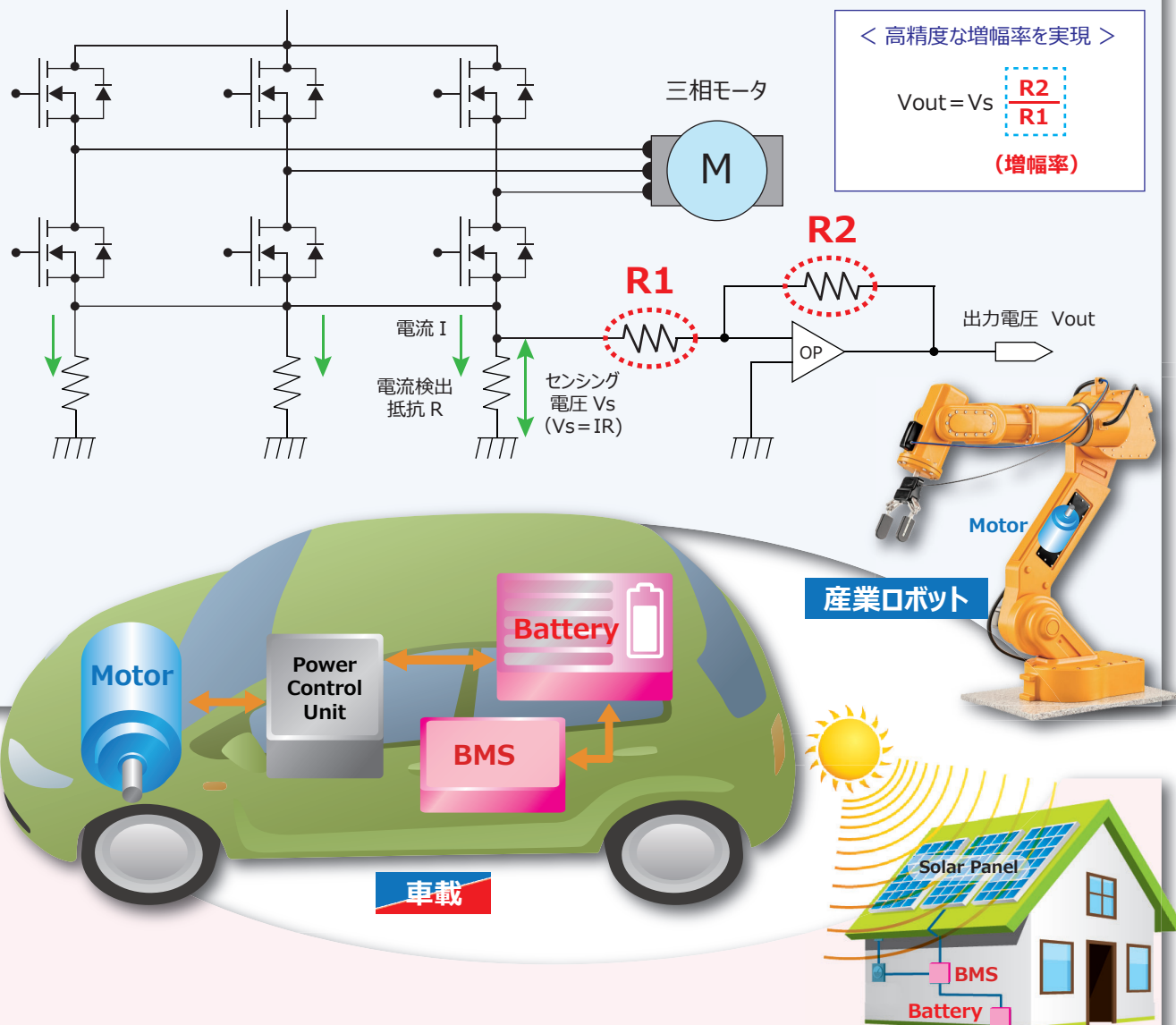
品番	サイズ (mm)	定格電力 (W)	最高使用電圧 (V)	抵抗値許容差 (%)	抵抗値範囲 (Ω)	TCR (x10 ⁻⁶ / K)	ESD 耐圧 (kV)	カテゴリー 温度範囲 (°C)	AEC-Q200 準拠
ERA2V	1005	0.063	50	± 0.1 ±0.05	1 k ≤ R ≤ 10 k 47 ≤ R ≤ 10 k	±10(R) ±15(P) ±25(E)	1.0	-55 ~ 155	Grade 0
ERA3V ERA3K (100 kΩ超)	1608	0.100	75	± 0.1 ±0.05	1 k ≤ R ≤ 100 k 47 ≤ R ≤ 240 k	±10(R) ±15(P) ±25(E)	1.5		
ERA6V ERA6K (100 kΩ超)	2012	0.125	100	± 0.1 ±0.05	1 k ≤ R ≤ 100 k 47 ≤ R ≤ 750 k	±10(R) ±15(P) ±25(E)	2.0		
開発中 ERA8V ERA8K (100 kΩ超)	3216	0.250	150	± 0.1 ±0.05	1 k ≤ R ≤ 100 k 47 ≤ R ≤ 1 M	±10(R) ±15(P) ±25(E)	2.0		

詳細は Web サイトへ

Click

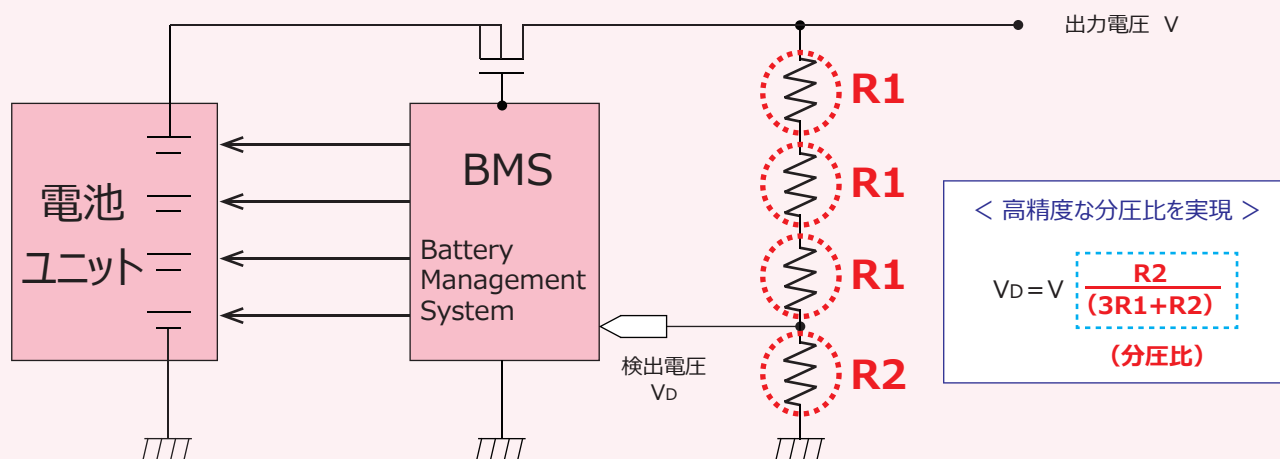
アプリケーション別 応用例

応用例 ① モータ駆動制御ユニットの電流検出増幅回路



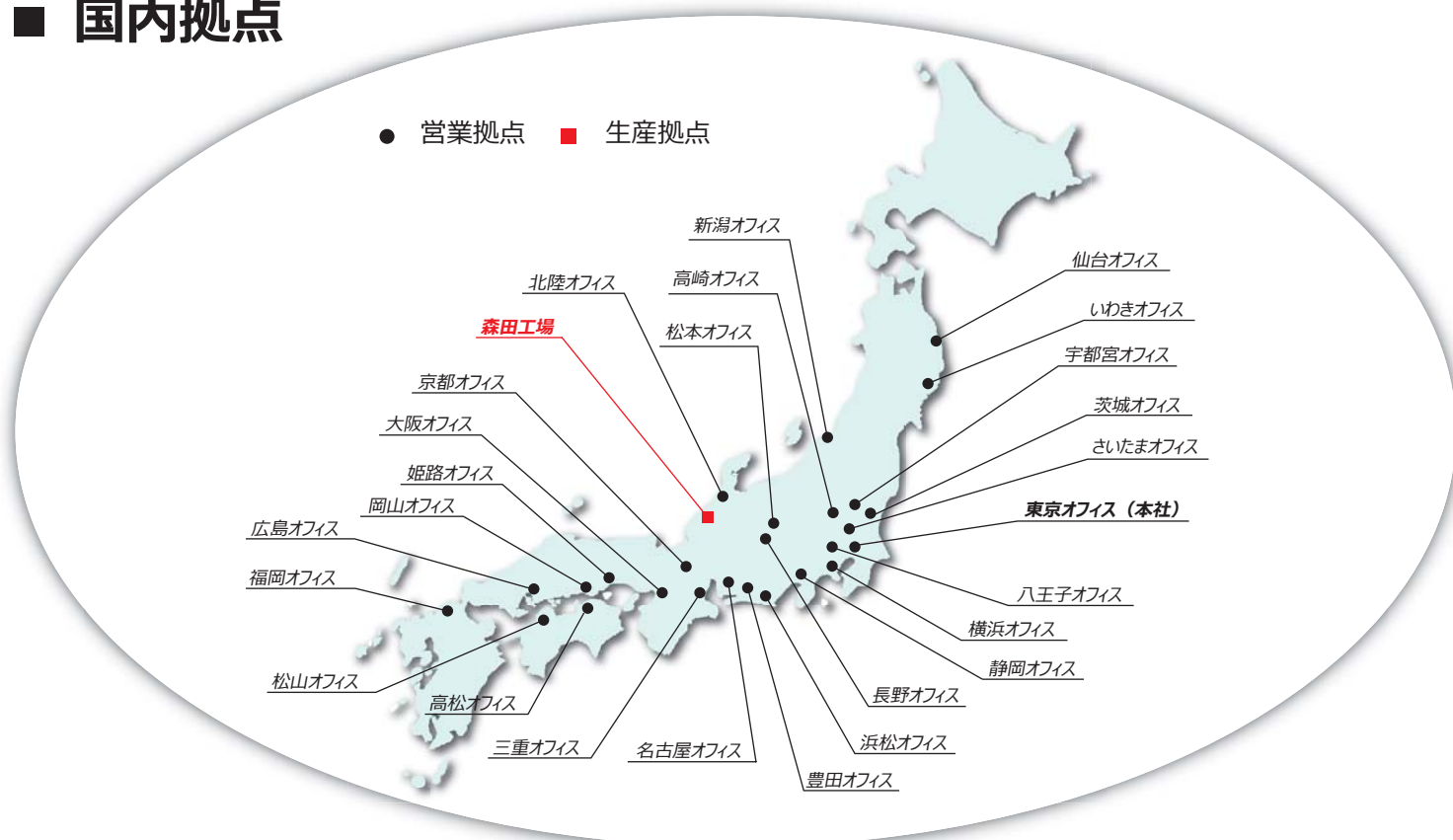
応用例 ② バッテリーユニットの電圧検出回路

太陽光パネル

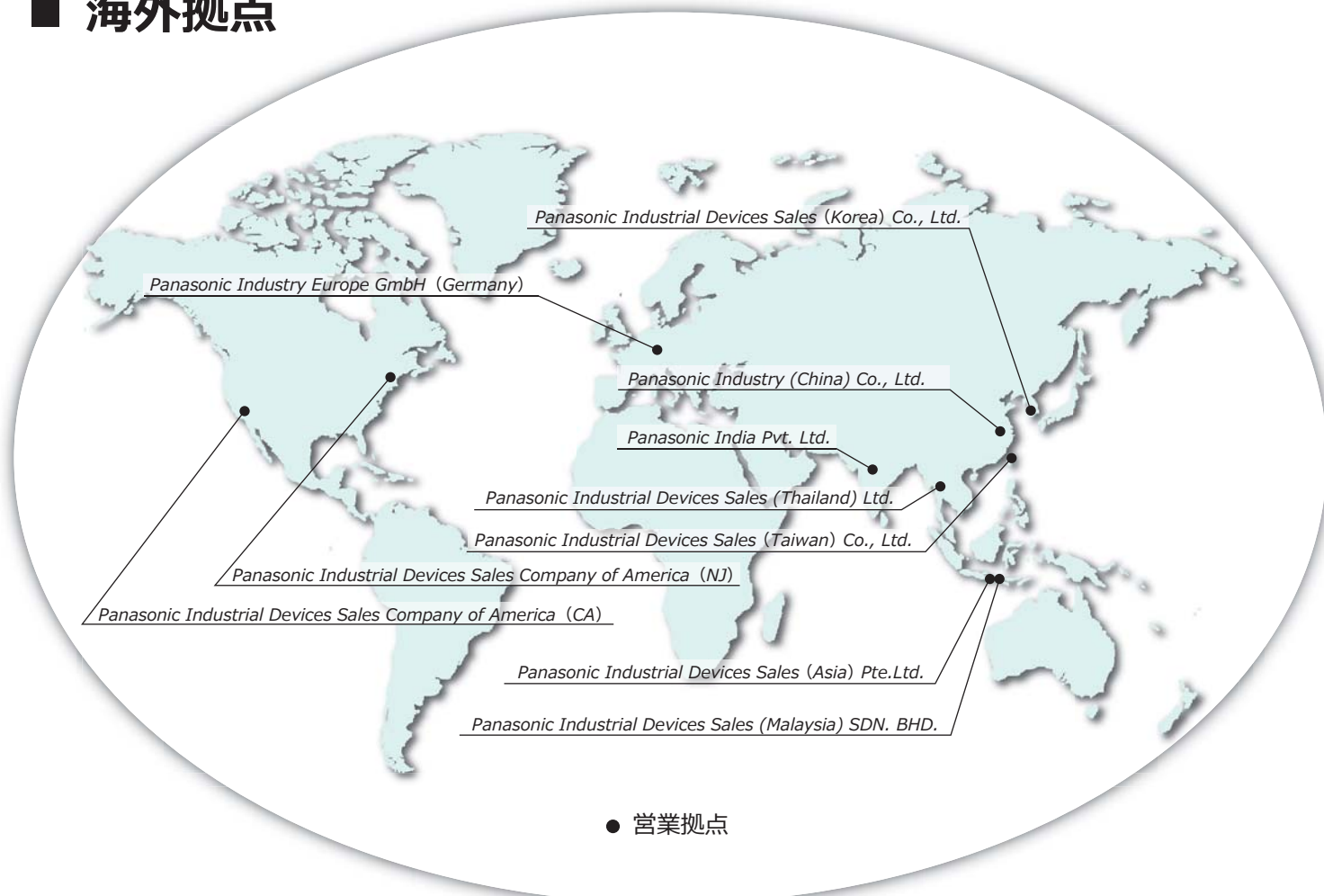


主要拠点

■ 国内拠点



■ 海外拠点



安全に関するご注意

●ご使用の際は、仕様書等で使用条件・環境条件等を確認のうえ、正しくお使いください。

薄膜チップ抵抗器

初版 : 2020 年 1 月 30 日

パナソニック株式会社
インダストリアルソリューションズ社
デバイスソリューション事業部

〒571-8506 大阪府門真市大字門真 1006 番地

©Panasonic Corporation. 2020

本書からの無断の複製はかたくお断りします。
このカタログの記載内容は 2020 年 1 月現在のものです。